

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 0 日
Date of Application:

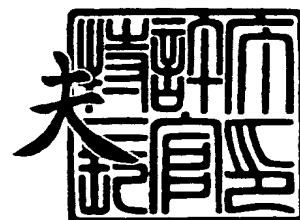
出 願 番 号 特 願 2 0 0 3 - 0 7 7 4 5 9
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 7 7 4 5 9]

出 願 人 株 式 会 社 リ コ ー
Applicant(s):

2 0 0 4 年 1 月 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 0 8 6 2 5

【書類名】 特許願

【整理番号】 0207420

【提出日】 平成15年 3月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 1/23

【発明の名称】 半導体レーザ変調駆動装置及び画像形成装置

【請求項の数】 27

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 石田 雅章

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 二瓶 靖厚

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 大森 淳史

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 小篠 団

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社 リコー

【代表者】 桜井 正光

【代理人】

【識別番号】 100073760

【弁理士】

【氏名又は名称】 鈴木 誠

【選任した代理人】

【識別番号】 100097652

【弁理士】

【氏名又は名称】 大浦 一仁

【手数料の表示】

【予納台帳番号】 011800

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809191

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ変調駆動装置及び画像形成装置

【特許請求の範囲】

【請求項 1】 画像データを生成する画像データ生成手段と、前記画像データから半導体レーザ変調信号を生成する半導体レーザ変調信号生成手段と、前記半導体レーザ変調信号に基づき、半導体レーザを駆動する半導体レーザ駆動手段とを備える半導体レーザ変調駆動装置において、

前記画像データ生成手段と前記半導体レーザ変調信号生成手段とを同一の基板もしくは A S I C（以下、P C B 1 / A S I C 1）に構成し、前記半導体レーザ駆動手段を前記 P C B 1 / A S I C 1 とは別の基板もしくは A S I C（以下、P C B 2 / A S I C 2）に構成して、前記半導体レーザ変調信号を P C B 1 / A S I C 1 と P C B 2 / A S I C 2 間で伝送することを特徴とする半導体レーザ変調駆動装置。

【請求項 2】 請求項 1 記載の半導体レーザ変調駆動装置において、前記半導体レーザ変調信号生成手段は、前記半導体レーザ変調信号を小振幅の差動信号に変換する小振幅差動信号出力部を有し、前記半導体レーザ駆動手段は、前記小振幅の差動信号を入力する小振幅差動信号入力部を有し、

前記小振幅の差動信号を前記 P C B 1 / A S I C 1 と P C B 2 / A S I C 2 間で伝送することを特徴とする半導体レーザ変調駆動装置。

【請求項 3】 請求項 2 記載の半導体レーザ変調駆動装置において、前記小振幅差動信号入力部を前記小振幅差動信号出力部の出力段とは異なるロジック方式で構成したことを特徴とする半導体レーザ変調駆動装置。

【請求項 4】 請求項 2 もしくは 3 記載の半導体レーザ変調駆動装置において、前記小振幅差動信号出力部は、半導体レーザ変調信号からそれと同相の正転信号と位相が 180 度異なる反転信号とを生成する正転反転信号生成部と、前記正転信号及びもしくは反転信号を入力して、小振幅の差動信号を出力する小振幅信号出力部とから構成されることを特徴とする半導体レーザ変調駆動装置。

【請求項 5】 請求項 4 記載の半導体レーザ変調駆動装置において、前記小振幅差動信号出力部の出力段である小振幅信号出力部を C M L もしくは E C L で

構成したことを特徴とする半導体レーザ変調駆動装置。

【請求項 6】 請求項 2 乃至 5 のいずれか 1 項に記載の半導体レーザ変調駆動装置において、前記小振幅差動信号出力部と前記小振幅差動信号入力部の電源電圧が異なることを特徴とする半導体レーザ変調駆動装置。

【請求項 7】 請求項 2 乃至 6 のいずれか 1 項に記載の半導体レーザ変調駆動装置において、前記小振幅差動信号入力部をトランジスタの差動入力構成としたことを特徴とする半導体レーザ変調駆動装置。

【請求項 8】 請求項 7 記載の半導体レーザ変調駆動装置において、前記小振幅差動信号入力部のトランジスタを CMOS で構成し、ゲートに小振幅差動信号を入力し、ソース同士を接続することにより差動入力構成としたことを特徴とする半導体レーザ変調駆動装置。

【請求項 9】 請求項 7 記載の半導体レーザ変調駆動装置において、前記小振幅差動信号出力部の出力段を CML としたとき、前記小振幅差動信号入力部をバイポーラトランジスタで構成し、ベースに小振幅差動信号を入力し、エミッタ同士を接続することにより差動入力構成としたことを特徴とする半導体レーザ変調駆動装置。

【請求項 10】 請求項 2 乃至 9 のいずれか 1 項に記載の半導体レーザ変調駆動装置において、伝送後の小振幅差動信号出力を抵抗で終端させることにより電流出力としたことを特徴とする半導体レーザ変調駆動装置。

【請求項 11】 請求項 2 乃至 10 のいずれか 1 項に記載の半導体レーザ変調駆動装置において、伝送前の小振幅差動信号出力を抵抗を用いて結線したことを特徴とする半導体レーザ変調駆動装置。

【請求項 12】 請求項 5 記載の半導体レーザ変調駆動装置において、前記 CML もしくは ECL の負荷を 1 つもしくは複数の抵抗で構成することを特徴とする半導体レーザ変調駆動装置。

【請求項 13】 請求項 5 記載の半導体レーザ変調駆動装置において、前記 CML もしくは ECL の負荷を 1 つもしくは複数のダイオードで構成することを特徴とする半導体レーザ変調駆動装置。

【請求項 14】 請求項 5 記載の半導体レーザ変調駆動装置において、前記

CMLもしくはECLの基準電位を電源電圧VCCとすることを特徴とする半導体レーザ変調駆動装置。

【請求項15】 請求項5記載の半導体レーザ変調駆動装置において、前記CMLもしくはECLの基準電位を電源電圧VCCより低い中間電位とすることを特徴とする半導体レーザ変調駆動装置。

【請求項16】 請求項15記載の半導体レーザ変調駆動装置において、前記中間電位を抵抗、ダイオード、電圧源のいずれかもしくは複数を用いて生成することを特徴とする半導体レーザ変調駆動装置。

【請求項17】 請求項5記載の半導体レーザ変調駆動装置において、前記CMLもしくはECLへの入力信号のスイングを小さくする低スイング出力部を有することを特徴とする半導体レーザ変調駆動装置。

【請求項18】 請求項17記載の半導体レーザ変調駆動装置において、前記低スイング出力部はバッファもしくはインバータを用いて構成されることを特徴とする半導体レーザ変調駆動装置。

【請求項19】 請求項18記載の半導体レーザ変調駆動装置において、前記バッファもしくはインバータのハイ電位は電源電圧VCCよりも低い電位VHであり、及びもしくは、ロー電位はグランドよりも高い電位VLであることを特徴とする半導体レーザ変調駆動装置。

【請求項20】 請求項19記載の半導体レーザ変調駆動装置において、前記ハイ電位及びもしくはロー電位は1つもしくは複数のダイオードと電流源から生成することを特徴とする半導体レーザ変調駆動装置。

【請求項21】 請求項19記載の半導体レーザ変調駆動装置において、前記ハイ電位及びもしくはロー電位はバンドギャップリファレンスとオペアンプから生成することを特徴とする半導体レーザ変調駆動装置。

【請求項22】 請求項5記載の半導体レーザ変調駆動装置において、前記CMLもしくはECLを2段もしくはそれ以上つないだ構成とすることを特徴とする半導体レーザ変調駆動装置。

【請求項23】 請求項5記載の半導体レーザ変調駆動装置において、前記CMLもしくはECLの片方の入力を固定電圧とすることを特徴とする半導体レ

ーザ変調駆動装置。

【請求項 24】 請求項 5 記載の半導体レーザ変調駆動装置において、前記 CML もしくは ECL の電流源を抵抗で構成することを特徴とする半導体レーザ変調駆動装置。

【請求項 25】 請求項 12 記載の半導体レーザ変調駆動装置において、前記 CML もしくは ECL の負荷抵抗を外付け部品で構成することを特徴とする半導体レーザ変調駆動装置。

【請求項 26】 少なくとも 1 つ以上の半導体レーザ光源と、前記光源から出射された光束を偏向する偏向手段と、前記偏向手段によって偏向された光束を被走査媒体に導く導光手段と、前記被走査媒体上を走査して前記被走査媒体上に画像を形成する画像形成装置において、前記請求項 1 乃至 25 のいずれか 1 項に記載の半導体レーザ変調駆動装置を備えたことを特徴とする画像形成装置。

【請求項 27】 請求項 26 記載の画像形成装置において、複数の被走査媒体を有するタンデムカラー機に対応することを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体レーザ変調駆動装置及び画像形成装置に関し、より詳細には、レーザプリンタ、光ディスク装置、デジタル複写機、光通信装置等において、光源としての半導体レーザ（LD）の光出力を変調駆動するのに用いられる LD 変調駆動装置及び該装置を備えた画像形成装置に関する。

【0002】

【従来の技術】

レーザプリンタ、光ディスク装置、デジタル複写機、光通信装置等、半導体レーザの光出力を変調することで画像を形成する装置構成は、一般にプリンタからの出力データやスキャナーから読み取るデータ等を、レーザプリンタ等で出力できるように、感光体の γ 特性等に合わせて画像データに変換する画像データ生成部と、画像データを半導体レーザ（LD）でパワー変調やパルス幅変調できるように LD 変調信号を生成する LD 変調信号生成部と、該 LD 変調信号を受けて L

Dを駆動するLD駆動部とからなっている。

【0 0 0 3】

従来、この種の画像形成装置では、図3に示すように、画像データ生成部110と、LD変調信号生成部120+LD駆動部170とにPCB（基板）やASIC（特定用途IC）を分割して構成していた（例えば、特許文献1、特許文献2参照）。これは、画像データの転送レートとLD変調データの転送レートを比較すると、LD変調データの転送レートの方が高速のために、LD変調信号生成部とLD駆動部をなるべく近づけて構成する方が好ましいという考えに基づいている。

【0 0 0 4】

【特許文献1】

特開平11-105336号公報

【特許文献2】

特許第3283256号

【0 0 0 5】

【発明が解決しようとする課題】

しかしながら、画像形成装置はますます動作速度の高速化が望まれており、このため、駆動するLDの数が増えてきて、1色の画像を形成するのに2個や4個、場合により8個のLD若しくはLDアレイを用いる様になって来ている。また、複写機やプリンタがモノクロからカラーへとシフトしてきている事もあり、LD変調信号生成部及びLD駆動部が複数必要となって来ている。例えば画像データが8ビットでLD変調信号が1ビット（パルス）だとすると、2個のLDでカラー4色を駆動する場合、全体では、画像データが64ビット、LD変調信号が8ビットになってしまう。図3に示す従来構成例では、LD変調信号ほど高速では無いにしても、64ビット分のデジタル画像データを高速に転送する必要がある。これは、データ線の本数が多くなることにより、転送部の構成が大きく複雑になり、また高速転送に関してもますます困難になって来ている。

【0 0 0 6】

また、もう1つの問題は、年々高速化が進むにつれ、デバイスもどんどん集積

化が進み、それと同時に供給する電源電圧もどんどん低下してきている。しかしながら、半導体レーザはと言えば、光ディスクにしろ複写機やプリンタにしろ、高解像化を進める為に短波長化が進んでいるが、短波長になればなるほど、LDの降下電圧（LDの両端間電圧）はどんどん大きくなる傾向にある。つまり、LDを駆動する電圧はどんどん高くなって来ている。このため、電源供給に関して、高速変調信号生成とLD駆動という2つの内容が相反する要求が近年増えてきている。

【0007】

本発明の目的は、動作速度の高速化、EMI特性の向上、対ノイズ特性の向上、LD信号の高精度化が実現できる半導体レーザ変調駆動装置並びに画像形成装置を提供することにある。

また、本発明の更なる目的は、LD駆動に必要な電源電圧を供給し、且つ、高速LD変調信号の生成が実現できる半導体レーザ変調駆動装置並びに画像形成装置を提供することにある。

【0008】

【課題を解決するための手段】

本発明は、画像データ生成部とLD変調信号生成部を同一基板（PCB）若しくは同一ASICに構成し、LD駆動部のみ半導体レーザ（LD）に近接して配置する。これにより、本数の多い画像データ信号は同一PCB若しくはASICでパラレルに高速に転送してLD変調信号を生成すると同時に、LD駆動部のみLDに近接して配置することにより、LDの高速駆動特性を良好にできる。ただし、この構成の場合、例えば、LD変調信号であるパルス幅変調信号等をLD駆動部に高速に転送する必要がある。

【0009】

このため、本発明では、更にLD変調信号生成部の出力側に小振幅差動信号出力部を設け、LD駆動部の入力側に小振幅差動信号入力部を設けて、LD変調信号を小振幅の差動信号で伝送する。これにより、動作速度の高速化、EMI特性の向上、対ノイズ特性の向上、LD変調信号の高精度化が実現できる。

【0010】

また、本発明では、LD駆動部とLD変調信号生成部を分離する事により、LD駆動部は、LD駆動に必要な電源電圧を供給し、LD変調信号生成部は高速な変調信号を生成することが可能となり、LDの駆動電圧に関わらず高集積で低電源電圧のデバイスをそれぞれ選択し、LD変調信号を伝送することができる。

【0011】

【発明の実施の形態】

図1に本発明の半導体レーザ変調駆動装置の基本概念図を示す。図1に示すように、本発明では、画像データ生成部110とLD変調信号生成部120を10の同一基板(PCB1)若しくは同一ASIC(ASIC1)に構成し、LD駆動部170は、該PCB1/ASIC1とは別の20で示す基板(PCB2)若しくはASIC(ASIC2)に構成して、半導体レーザ(LD)190に近接して配置する。

【0012】

今後ますますLDの多チャンネル化及びカラー化が進むと考えられる為、画像データの信号線数が増加すると考えられる。図1に示すように、画像データ生成部110とLD変調信号生成部120を同一基板上、さらに言えば、同一ASIC内にその機能を持たせることにより、画像データの信号線数の増加に容易に対応でき、高速に複数のパラレル信号の伝送が可能となる。また、LD駆動部170とLD190若しくはLDアレイは、同一基板に近接して配置する事でより高速で安定な動作が可能となる。

【0013】

図2は複数チャンネルの場合の構成例を示したものである。この構成例では、190(1)のLD1と190(2)のLD2にそれぞれ近接してLD駆動部170(1)、170(2)を配置し、該LD1とLD2の変調信号は、画像データ生成部110と同一基板若しくは同一ASICに構成したLD変調信号生成部120で生成している。図2では、LD駆動部の構成を1LDあたり1個としているが、もちろん複数のLDあたりLD駆動部1個で複数LDを駆動する構成としても良い。また、それぞれは単体のASICで構成しても良いし、同一PCB上に構成されていても良い。

【0014】

ところで、今後は、LDの構成数がどんどん増加することにより、LD駆動部とそれに伴うLD変調信号生成部も数が増え、また、LD変調信号生成部とLD駆動部間の信号線が長くなるため、LD変調信号の転送に関して、安定でかつ高速な転送が要求される。一方、LD駆動部はLDに隣接して配置する方が特性が良好なため望ましい。このため、本発明では、LD変調信号生成部とLD駆動部は別PCB上あるいはASICで構成すると同時に、LD変調信号生成部とLD駆動部との間は、小振幅で2本の差動であるLD変調信号を伝送する構成とする。また、電源供給に関しては、LD駆動部はLD駆動に必要な電源電圧を供給し、LD変調信号生成部は高速なLD変調信号を生成可能な構成とする。以下、これらの実施例について詳しく説明する。

【0015】

図4に従来のデジタル的にLD変調信号を転送する場合の波形を示す。シングルでフルスイングをして信号を伝送する場合、スイングも大きく、正確にパルス幅などを転送する事が困難であるが、図5に示すように、小振幅でかつ差動信号で転送すれば、変化エネルギーが小さい、差動であるため外乱に強い、正確なパルス幅転送が可能である等のことにより、動作速度の高速化、EMI特性の向上、対ノイズ特性の向上、LD変調信号の高精度化が実現可能である。図6にその一例を示す。例えば、伝送路が長くなることにより、波形の立上り時間、立下り時間が大きくなり、また立上り時間と立下り時間が異なってしまった場合でも、差動信号で転送していることにより、パルス幅が変動することがなく、正確にパルスを転送することが可能であるため、パルス幅変調における信号伝送に適している。このような転送方法の代表的なものとしてはLVDS (Low Voltage Differential Signaling) が挙げられる。その構成例を図7に示す。これは、CMOSのトランジスタTR2とTR3、TR1とTR4を交互に駆動して、ドライバ側の電流源I1で決まる電流を伝送路に流し込んだり引き込んだりすることにより、レシーバ側の抵抗R1の端子間電圧で差動の2信号を転送するものである。勿論、小振幅の差動信号を伝送できれば、LVDSでなくてもよい。それについては後述する。

【0016】

図8に、本発明による半導体レーザ変調駆動装置の一実施例の構成図を示す。図8では、小振幅差動LD変調信号の伝送を実現する為のドライバ部である小振幅差動信号出力部130とレーザ部である小振幅差動信号入力部160を、それぞれLD変調信号生成部120の出力側、LD駆動部170の入力側に設けた構成となっている。ここで、小振幅差動信号出力部130は、図9に示すように、LD変調信号生成部120からLD変調信号を入力して、該LD変調信号と同相の正転信号（正転LD変調信号）及び該正転信号と位相が180度異なる反転信号（反転LD変調信号）を出力する正転反転信号生成部131と、該正転信号及び／又は反転信号が入力されて、小振幅差動LD変調信号として、小振幅正転信号（小振幅LD変調信号）及び小振幅正転信号と位相が180度異なる小振幅反転信号（小振幅LS変調信号の反転信号）を出力する小振幅信号出力部132から構成される。

【0017】

また、図8では、小振幅差動信号出力部130を含むLD変調信号生成部120に関するASIC部12の電源電圧をVCC1とし、小振幅差動信号入力部160を含むLD駆動部170に関するASIC部22の電源電圧をVCC2、LD190の電源電圧をVCC3としている。それぞれ異なる電源電圧を用いることにより、それぞれのブロックをより適した状態にすることができる。例えば、VCC1は、より高速化が要求されるLD変調信号を生成するデジタル部が主であるので、そのASIC12のデバイスはより微細化したものを選択し、電源電圧も低電圧（例えば、0.13 μ mプロセスにおけるVCC1.2Vや0.18 μ mにおけるVCC1.8V）とすれば良い。VCC2は、小振幅差動信号入力部160を含むLD駆動部170の電源であり、LD190の降下電圧+LD駆動用トランジスタの必要電位があれば良い。一般的に、LD190の降下電圧が約2.5V、トランジスタの必要電位が最低1V程度と仮定すると、最小で3.5V以上あれば良い。LD190の電源としてのVCC3はVCC2と共通でも構わないが、ASICの場合、電源電圧の設定にはデバイス上の制約があり、自在な値に設定できないので、よりASICの消費電力を低減したい場合には、例

例えば $VCC2 = 5V$ 、 $VCC3 = 3.5V$ 等の設定をすることにより、より消費電力の低減を図ることが可能となる。

【0018】

図10に、上記 $VCC2$ と $VCC3$ を変更する場合の構成例を示す。図10では、小振幅差動信号入力部160を含むLD駆動部170の電源電圧である $VCC2$ から VLD 生成部180を介してLD190の電源電圧 $VCC3$ ($< VCC2$) を生成している。 VLD 生成部180の具体的な構成例を図11に示す。例えば、 $VCC3$ を $3.5V$ 、 $VCC2$ を $5V$ にする場合、図11のリファレンス電圧入力 $VREF$ に $3.5V$ を入力すれば、 $VCC3$ には $3.5V$ の電源が入力される。この $VREF$ を外部から自由に設定できる構成であれば、どのようなLDを接続しても、そのLDに合わせて、LD駆動部の消費電力と、LD駆動部の動作が良好となる最適な値を設定することにより、LD駆動特性と消費電力の両立する構成が実現できる。この VLD 生成部180は、LD駆動部のASIC22に内蔵しても良いし、図10のように外付けの構成としても良い。

【0019】

図12に本発明の半導体レーザ変調駆動装置の別の実施例の構成図を示す。本実施例では、特に高速化が要求されるブロック、ここでは小振幅差動信号出力部130を含むLD変調信号生成部120並びに高周波クロック生成部140と画像クロック生成部150を同一ASIC12にする構成例を示している。図12では、画像データ生成部110がASIC12から除外されているが、勿論、これも同一ASIC12内に搭載しても良い。

【0020】

図13に、図12中の高周波クロック生成部140の構成例、及び、該高周波クロック生成部140と画像クロック生成部150、画像データ生成部110、LD変調信号生成部120、小振幅差動信号出力部130との関連を示す。

【0021】

高周波クロック生成部140は基準電流生成部141、プログラマブル分周器(M)142、位相比較器143、ファルタ144、電圧制御発振器(VCO)145、多相クロック生成部146、プログラマブル分周器(N)147等で構

成される。基準電流生成部 141 は基準電流源であり、高周波クロック生成部 140 内の位相比較器 143 や VCO 145、小振幅差動信号出力部 130 などに基準電流（定電流）を供給する。プログラマブル分周器（M）142 は、基準となるレファレンスクロック REFCLK を M 分周する回路である。位相比較器 143 とフィルタ 144 と VCO 145 と多相クロック生成部 146 とプログラマブル分周器（N）147 は所謂 PLL 回路であり、プログラマブル分周器（M）142 の出力に位相調整され、且つ、該出力の周波数に対して N 逡倍された多相の高周波クロック（画像クロックの数倍から数十倍のクロック）を生成する。生成された高周波クロックは画像クロック生成部 150 と LD 変調信号生成部 120 に供給される。なお、高周波クロック生成回路は、PLL 回路に限らず、高周波クロックを生成できればどのような構成のものでもよく、例えばデジタル周波数シンセサイザ等を用いて高周波クロックを生成してもよい。また、基準電流生成部 141 は高周波クロック生成部 140 とは別構成でもよい。

【0022】

画像クロック生成部 150 は、高周波クロック生成部 140 からの高周波クロックを分周することにより、複写機やプリンタが画像を書く際に基準となる画像クロック（画素クロック）を生成する。ここでは詳細は記載しないが、画像クロック生成部 150 には、ラスタ型レーザプリンタの場合、書込み位置を揃える同期信号より同期クロックを生成したり、複写機やプリンタや、またカラー機であれば色毎に合わせてクロックの走査時間を調整する機能が必要となる。生成された画素クロックは画像データ生成部 110 と LD 変調信号生成部 120 に与えられる。

【0023】

画像データ生成部 110 では、プリンタからの出力データやスキャナから読み取られたデータ等を入力し、画素クロックに基づき、レーザプリンタで出力できるように、感光体の γ 特性等に合わせて画像データを生成する。該画像データは、例えば、1 画素、1 色成分あたり 8 ビット構成である。

【0024】

LD 変調信号生成部 120 は、画素クロックを元に、画像データから高周波ク

ロックに基づいてビットシリアルのあるLD変調信号を生成する。このLD変調信号生成部120の高速動作に好適なパルス変調信号生成回路について、本発明者等は先に特願2001-304020で提案したが、LD変調信号生成部120自体はそれに限らず、従来構成のものでもよい。

【0025】

上記LD変調信号生成部120で生成したLD変調信号を、小振幅差動信号出力部130において、小振幅でありかつ差動信号である小振幅差動LD変調信号に変換し、LD駆動部側の小振幅差動信号入力部160へ、ASIC間若しくはPCB間にて伝送もしくは転送する。

【0026】

この小振幅差動信号の生成にはいろいろな手段が考えられるが、1つは先の図7に示すLVDS方式、さらにはCML (Current Mode Logic) もしくはECL (Emitter Coupled Logic) などがあるが、それ以外の方式を用いても良い。入力側であるLD駆動部においても、小振幅差動信号を受けるのにいくつか方法があるが、一般的には出力側と同じ方式を用いる。但し、出力側と入力側の電源電圧が異ならせる場合には、同じ方式を用いずとも高速の信号伝送が可能である。

【0027】

以下では、小振幅差動信号の生成ロジック回路の種々の実施例（図9の小振幅信号出力部132の実施例）について説明する。ただし、以下の説明においては低スイング出力を1段のインバータで構成しているが、複数段のインバータあるいはバッファにした場合についても適用することができる。

【0028】

図14はCMLの構成例であり、正転LD変調信号と反転LD変調信号の差動信号がCMLのトランジスタTR1、TR2のゲートに入力され、CMLの負荷を抵抗R1、R2にした構成である。このようにすることによりCMLの出力スイングをVCCよりも小さくすることができる。また、抵抗R1、R2の値を調整することにより、出力スイングの値を調整することができる。図15はECLの構成例であり、TR1、TR2をバイポーラトランジスタとし、ベースに差動

信号を入力した以外、図 14 と基本的に同じである。

【0029】

図 16 は、正転 LD 変調信号と反転 LD 変調信号の差動信号が CML のトランジスタ TR1、TR2 に入力され、CML の負荷をダイオード D1、D2 にした構成である。このようにすることにより CML の出力スイングを VCC よりもダイオード D1、D2 の降下電圧だけ小さくすることができる。また、ダイオード D1、D2 のサイズを調整することにより、出力スイングの値を調整することができる。なお、図 15 と同様に、TR1、TR2 をバイポーラトランジスタに置き換えれば ECL となる。

【0030】

図 17 は、図 16 においてダイオードをそれぞれ 2 段の D1 と D2、D3 と D4 にした構成である。このようにすることにより、CML の出力スイングを VCC よりもダイオード 2 段分の降下電圧だけ小さくすることができる。また、ダイオードのサイズを調整することにより、出力スイングの値を調整することができる。ECL も同様に構成できる。

【0031】

図 18 は、図 14 において VCC と抵抗 R1、R2 との間にもう 1 つ抵抗 R3 を入れた構成である。このようにすることにより、基準電位を VCC より下げることができ、CML の出力スイングを小さくすることができる。また抵抗 R1 ～ R3 の値を調整することにより出力スイングの値を調整することができる。ECL も同様に構成できる。

【0032】

図 19 は、図 14 において VCC と抵抗 R1、R2 との間にダイオード D1 を入れた構成である。このようにすることにより、基準電位を VCC よりダイオード D1 の降下電圧分下げることができ、CML の出力スイングを小さくすることができる。またダイオード D1 のサイズを調整することにより出力スイングの値を調整することができる。ECL も同様に構成できる。

【0033】

図 20 は、図 19 においてダイオードを 2 段の D1、D2 にした構成である。

このようにすることにより、基準電位をVCCよりダイオード2段の降下電圧分下げることができ、CMLの出力スイングを小さくすることができる。またダイオードD1、D2のサイズを調整することにより出力スイングの値を調整することができる。ECLも同様に構成できる。

【0034】

図21は、図14においてVCCを電圧源Vに置き換えた構成である。このようにすることにより所望の基準電位を得ることが容易になり、CMLの出力スイングを所望の大きさにすることができる。ECLも同様に構成できる。

【0035】

図22は、図14のCMLへの入力信号のスイングを小さくした場合の構成例であり、インバータN1、N2の電源電圧をVCCよりも低い電位VHにした場合の構成である。このようにすることによりCMLへの入力信号のスイングをVCCよりも低い値VHにすることができ、スイッチングによる電流源の変動を抑制すること及びスイッチングスピードを早くすることに効果がある。ECLも同様に構成できる。

【0036】

図23は、図22と同じく図14のCMLへの入力信号のスイングを小さくした場合の構成例であるが、インバータN1、N2のグラウンドGNDをGNDよりも高い電位VLにした場合の構成である。このようにすることにより、CMLへの入力信号のスイングをVCCよりも低い値 $VCC - VL$ にすることができ、スイッチングによる電流源の変動を抑制すること及びスイッチングスピードを早くすることに効果がある。ECLも同様に構成できる。

【0037】

図24は、図22や図23と同じく図14のCMLへの入力信号のスイングを小さくした場合の構成例であるが、インバータN1、N2の電源電圧をVCCよりも低い電位VHにし、かつ、グラウンドをGNDよりも高い電位VLにした場合の構成である。このようにすることにより、CMLへの入力信号のスイングをVCCよりも低い値 $VH - VL$ にすることができ、スイッチングによる電流源の変動を抑制すること及びスイッチングスピードを早くすることに効果がある。ECL

L も同様に構成できる。

【0 0 3 8】

図 2 5 は、図 2 2 や図 2 4 のハイ電位 V_H の生成回路例を示している。(a) はダイオード D_1 のアノード側を電源電圧 V_{CC} につなぎ、カソード側を電流源につないだ構成としている。このようにすることにより、 V_{CC} よりダイオード D_1 の降下電圧だけ下がった電位を V_H として安定して取り出すことができる。またダイオードのサイズと電流源の値を調整することにより所望の V_H を得ることができる。(b) はダイオードを 2 段 D_1 、 D_2 つないだ構成になっている。このようにすることにより、 V_{CC} よりダイオード 2 段の降下電圧だけ下がった電位を V_H として安定して取り出すことができ、1 段の構成よりも小さい V_H を得ることができる。またダイオードのサイズと電流源の値を調整することにより所望の V_H を得ることが出来る。

【0 0 3 9】

図 2 6 は、図 2 3 や図 2 4 のロー電位 V_L の生成回路例を示している。(a) はダイオード D_1 のカソード側をグランド GND につなぎ、アノード側を電流源につないだ構成としている。このようにすることにより、 GND よりダイオード D_1 の降下電圧だけ上がった電位を V_L として安定して取り出すことができる。またダイオードのサイズと電流源の値を調整することにより所望の V_L を得ることができる。(b) はダイオードを 2 段の D_1 、 D_2 とつないだ構成になっている。このようにすることにより、 GND よりダイオード 2 段の降下電圧だけ上がった電位を V_L として安定して取り出すことができ、1 段の構成よりも大きい V_L を得ることができる。またダイオードのサイズと電流源の値を調整することにより所望の V_L を得ることが出来る。

【0 0 4 0】

図 2 7 は、ハイ電位 V_H の別の生成回路例を示している。これは、 BGR (バンドギャップリファレンス) の出力をオペアンプ AMP に入力したものである。このようにすることにより所望のハイ電位 V_H を安定して得ることができる。

【0 0 4 1】

図 2 8 はロー電位 V_L の別の生成回路例を示している。これは、図 2 7 と同様

に、BGRの出力をオペアンプAMPに入力したものである。このようにすることにより、所望のロー電位VLを安定して得ることができる。

【0042】

図29は、ハイ電位VH及びロー電位VLを1つの回路構成で生成する実施例を示している。これは、BGRの出力をそれぞれのオペアンプAMP1、AMP2に入力したものである。このようにすることにより、所望のハイ電位VH及びロー電位VLを安定して得ることができる。

【0043】

図30は、CMLを2段つないで、小振幅差動信号を生成する構成例である。図30では、正転／反転LD変調信号の差動信号が1段目のCML1へ入力され、その出力の差動信号を2段目のCML2へ入力している。このようにすることにより、2段目のCML2への入力信号のスイングを小さくすることができ、2段目の入力のスイッチングによる電流源の変動を抑制することに効果がある。また、CMLを3段以上つなげた構成についても同様である。さらに、TR1～TR4をバイポラトランジスタで置き換えれば、ECLで同様に構成することができる。

【0044】

図31は、小振幅差動信号を生成する別の構成例であり、CMLの片方のトランジスタTR2の入力を固定電圧にし、他方のトランジスタTR1に、スイッチング信号の正転又は反転LD変調信号を入力するものである。このようにしても、スイングの小さい差動信号を出力することができる。また、負荷抵抗R1、R2の値を調整することにより、出力電圧のスイングを調整することができる。ECLについても同様に構成することができる。

【0045】

図32は、CMLの差動出力（小振幅正転／反転信号）を抵抗で終端させた構成である。図中、T1、T2は出力ピンである。このような構成にすることにより、信号の受け手側（小振幅差動信号入力部）で差動信号を取り出すことができる。ECLについても同様である。

【0046】

図33は、図14においてCMLの負荷抵抗 R_1 、 R_2 をASICの外付け部品で構成した場合の例であり、 T_1 、 T_2 が出力ピンを示している。このように構成することにより、負荷抵抗 R_1 、 R_2 に、ばらつきの少ない外付け部品を使用することができ（ASIC内蔵では限界がある）、正確な値の出力スイングを得ることができる。図15のECLでも同様に構成できる。

【0047】

図34はCMLの電流源の構成例を示している。これは、電流値を電源電圧 V_{CC} と抵抗 R_1 の値で設定し、 TR_1 と TR_2 のカレントミラー回路で折り返したものである。このようにすることにより、CMLの負荷を集積回路内抵抗とした場合に抵抗値のばらつきによる出力スイングのばらつきを抑制することができる。

【0048】

次に、小振幅差動信号出力部130とLD駆動部側の小振幅差動信号入力部160とのインターフェイスの実施例について説明する。

【0049】

図35は、小振幅差動信号出力部130とLD駆動部170の入力段である小振幅差動信号入力部160とのインターフェイスの概念図であり、両者が伝送線 L_1 、 L_2 で接続されることを示している。このインターフェイスで小振幅差動信号出力部130の出力段（図9の小振幅信号出力部132）をCML方式もしくはECL方式で構成したのが図36である。小振幅差動信号出力部130の出力段をCML方式もしくはECL方式で構成することにより高速信号伝送が可能となる。勿論、小振幅差動信号出力部130の出力段はLVDS方式でもよい。

【0050】

図37は、小振幅差動信号出力部130の出力段をCML方式もしくはECL方式で構成し、電源電圧を V_{CC1} とし、LD駆動部側の小振幅差動信号入力部160を小振幅差動信号出力部130の出力段とは異なる方式（例えば、LVDS方式、ECL方式など）で構成し、電源電圧を V_{CC2} としたものである。例えば、 V_{CC1} を1.8V、 V_{CC2} を5Vとすることにより、小振幅差動信号出力部130をLD変調信号生成部とともに高速及び高密度集積化することがで

き、また、LD 駆動部側では半導体レーザ (LD) を駆動するのに十分な電圧を供給することができる。

【0051】

図 3 8 は、伝線線路 L 1, L 2 の出力側を抵抗で終端して、差動信号出力を電流出力とした構成例である。また、図 3 9 は伝送線路 L 1, L 2 の入力側と出力側の両方を抵抗で結線した構成例である。特に図 3 9 の構成とすることにより、伝送線路の寄生容量を充放電する電流を供給することができ、より高速化に効果がある。

【0052】

図 4 0 は、図 3 8 の構成で伝送線路と抵抗とのインピーダンス整合をとった場合の例を示している。例えば、伝送線路のインピーダンスが $100\ \Omega$ としたとき、すべての抵抗値を $100\ \Omega$ とすることにより、ノイズが少なく高精度な信号伝送ができる。

【0053】

図 4 1 乃至図 4 4 に小振幅差動信号入力部 1 6 0 と LD 駆動部 1 7 0 の構成例を示す。小振幅差動信号入力部 1 6 0 の構成は、電源電圧の値以外は小振幅差動信号出力部 1 3 0 の出力段と基本的に同様であり、トランジスタ TR 1、TR 2 のゲートに差動信号 (小振幅正転／反転信号) を入力し、差動信号を出力する。ここで、トランジスタ TR 1、TR 2 を CMOS で構成すると LVDS となり、バイポーラトランジスタで構成すると ECL 型となる。

【0054】

図 4 1 と図 4 2 は、半導体レーザ (LD) 1 9 0 の駆動部に電圧電流変換回路 1 7 2 を使用し、差動信号出力 S、SB の一方あるいは両方を合成して電圧－電流変換し、LD 1 9 0 を電流駆動する例である。図 4 1 は LD 1 9 0 がアノードコモン LD の例、図 4 2 はカソードコモン LD の例である。

【0055】

図 4 3 と図 4 4 は電圧シフト回路 1 7 4 を使用し、LD 1 9 0 を電圧駆動する例である。図 4 3 では、差動信号出力 S、SB の一方を電圧シフト回路 1 7 4 でレベルシフトし、その出力でトランジスタ TR 3 を駆動して LD 1 9 0 を電圧駆

動する。図 4 4 では、差動信号出力 S、SB の両方をそれぞれ電圧シフト回路 174 でレベルシフトし、その出力 S'、SB' でトランジスタ TR3、TR4 を駆動することで、LD190 を差動で電圧駆動する。図 4 4 の構成によれば、スイッチング速度が高速化できる。

【0056】

図 4 1 乃至図 4 4 では、小振幅差動信号入力部と LD 駆動部電圧を同じ VCC2 としたが勿論、図 1 0 に示したように異なった値とすることでもよい。

【0057】

図 4 5 に、本発明に係る半導体レーザ変調駆動装置を適用した画像形成装置の一実施例の全体構成図を示す。図中、200 はレーザ走査光学系で、本実施例においてはシングルビーム走査光学系を示す。220 は画像処理ユニット（PCB1/ASIC1）で、基本的に画像データ・書込み制御信号生成部 221 と LD 変調信号生成部 222 に大別される。230 は半導体レーザ（LD）201 を駆動制御するレーザ駆動ユニット（PCB2/ASIC2 で、その主体は LD 駆動部 232 である。

【0058】

画像処理ユニット 220 において、画像データ・書込み制御信号生成部 221 は、例えば、図 1 2、図 1 3 における画像データ生成部 110 と高周波クロック生成部 140 と画像クロック生成部 150 などの構成を総称したものである。LD 変調信号生成部 222 は、詳しくは LD 変調信号生成部 120 と小振幅差動信号出力部 130 からなるものである。また、レーザ駆動ユニット 230 における LD 駆動部 232 は、詳しくは小振幅差動信号入力部 160 と LD 駆動部 170 からなるものである。

【0059】

半導体レーザ（LD）201 からの変調レーザ光は、コリメータレンズ 202、シリンダーレンズ 203 を通り、ポリゴンミラー 204 によりスキャン（走査）され、f₀ レンズ 205、トロイダルレンズ 206 を通り、ミラー 208 で反射し、感光体 208 に入射することにより、感光体 208 上に画像（静電潜像）を形成する。各スキャンごと、書込み開始位置が水平同期センサ 211 により検

出され、水平同期信号として画像処理ユニット 220 の画像データ・書込み制御信号生成部 221 へ与えられる。画像データ・書込み制御信号生成部 221 では、水平同期信号に同期のとれた画素クロックを生成するとともに、図示しないスキャナ等の画像入力装置で読み取られた画像を入力し、水平同期信号及び画素クロックに同期のとれた画像データを生成する。この画像データは、一般に感光体の感光特性を考慮した形で生成される。さらに、画像データ・書込み制御信号生成部 221 は、例えば主走査方向や幅走査方向のカウンタ等の機能も備え、画像データのほかに、必要な書込み制御信号等も生成する。LD 変調信号生成部 222 は、これまで説明したようにして、小振幅正転信号及び小振幅反転信号の小振幅差動 LD 変調信号を生成し、レーザ駆動ユニット 230 に伝達する。レーザ駆動ユニット 230 の LD 駆動部 232 は、これまで説明したようにして、入力された小振幅差動 LD 変調信号を用いて、必要なレーザ変調・駆動信号を生成し、半導体レーザ (LD) 201 を駆動制御することで、該半導体レーザ 201 の出力光を変調する。また、レーザ駆動ユニット 210 では、LD 出力光をモニタ受光し、半導体レーザ 201 の出力が所定値となるように、半導体レーザ 201 への供給電流等を制御する。

【0060】

なお、後述のマルチビーム走査装置に適用する場合には、例えば、画像処理ユニット 220 では、LD 変調信号生成部 222 を複数用意して、画像データ・書込み制御信号生成部 221 から転送される複数走査線分の画像データについて、それぞれ並列に処理し、複数の小振幅変調信号を出力するようにすればよい。レーザ駆動ユニット 230 の LD 駆動部 232 についても同様である。

【0061】

図 46 にマルチビーム走査装置 (マルチビーム光学系) の一実施例の構成図を示す。この実施例では、図 47 に示すように、2 個の発光源が例えば間隔 $d_s = 25 \mu m$ でモノリシックに配列された半導体レーザアレイ 300 を $n = 2$ 個用い、コリメートレンズ 305 の光軸 C を対称として副走査方向に配置される。図 46 では、図 45 に示した画像処理ユニットやレーザ駆動ユニットは省略するが、例えば、LD 変調信号生成部と LD 駆動部は 2 組用意されることになる。

【0062】

図46において、半導体レーザアレイ301、302はコリメートレンズ303、304との光軸を一致させ、主走査方向に対称に射出角度を持たせ、ポリゴンミラー307の反射点で射出軸が交差するようレイアウトされている。各半導体レーザアレイ301、302より射出した複数のビームはシリンダレンズ308を介してポリゴンミラー307で一括して走査され、 $f\theta$ レンズ310、トロイダルレンズ311、ミラー312により感光体313上に結像される。画像処理ユニットの画像データ・書き込み制御信号生成部内には、例えばバッファメモリがあり、該バッファメモリに各発光源ごとに1ライン分の印字データ（画像データ）が蓄えられ、ポリゴンミラー1面毎に読み出されることで、各変調信号生成部、及びレーザ駆動ユニット内の各LD駆動部を通し、4ラインずつ同時に記録がおこなわれる。

【0063】

図48は、マルチビーム走査装置の光源ユニットの構成図を示す。半導体レーザアレイ403、404は各々主走査方向に所定角度、実施例では約 1.5° 微小に傾斜したベース部材405の裏側に形成した図示しないかん合穴405-1、405-2に個別に円筒状ヒートシンク部403-1、404-1をかん合し、押え部材406、407の突起406-1、407-1をヒートシンク部の切り欠き部に合わせて発光源の配列方向を合わせ、背面側からネジ412で固定される。また、コリメートレンズ408、409は各々その外周をベース部材405の半円状の取付ガイド面405-4、405-5に沿わせて光軸方向の調整を行い、発光点から射出した発散ビームが平行光束となるよう位置決めされ接着される。

【0064】

なお、実施例では、上記したように各々の半導体レーザアレイからの光線が主走査面内で交差するように設定するため、光線に沿ってかん合穴405-1、405-2および半円状の取付ガイド面405-4、405-5を傾けて形成している。

【0065】

ベース部材 405 はホルダ部材 410 に円筒状係合部 405-3 を係合し、ネジ 413 を貫通穴 410-2 を介してネジ穴 405-6、405-7 に螺合して固定され光源ユニットを構成する。

【0066】

光源ユニットは、光学ハウジングの取付壁 411 に設けた基準穴 411-1 にホルダ部材の円筒部 410-1 をかん合し、表側よりスプリング 611 を挿入してストッパ部材 612 を円筒部突起 410-3 に係合することでホルダ部材 410 は取付壁 411 の裏側に密着して保持される。この時、スプリングの一端を突起 411-2 に引っかけることで円筒部中心を回転軸とした回転力を発生し、回転力を係止するように設けた調節ネジ 613 により、光軸の周り θ にユニット全体を回転し、図 50 (1) に示すように各ビームスポット列を 1 ライン分ずらしで交互に配列するように調節する。アパーチャ 415 は各半導体レーザアレイ毎にスリットが設けられ、光学ハウジングに取り付けられて光ビームの射出径を規定する。

【0067】

図 49 は光源ユニットの別の実施例を示し、2 個の半導体レーザアレイからの光ビームをビーム合成手段を用いて合成した例を示す。半導体レーザアレイ 603、613 およびコリメートレンズ 605、606 は図 48 の実施例と同様、ベース部材 601、602 に各一つずつ支持され、第 1、第 2 の光源部を構成する。第 1 のベース部材 601、第 2 のベース部材 602 は共通のフランジ部材 607 に設けた穴 607-1、607-2 に円筒状係合部を係合してネジ固定される。第 2 のベース部材 602 には調節ネジ 606 が螺合され、この突出量を裏側から調節することで両腕部 602-1 を捩じって半導体レーザアレイおよびコリメートレンズの保持部だけが副走査方向 β に傾けることができる。これにより、各々のビームスポットの配列を 1 ライン分ずらし、図 50 (2) における配列となるよう調節する。

【0068】

平行四辺形柱部と三角柱部からなるプリズム 608 は、第 2 の光源部の各ビームを斜面 608-1 で反射し、ビームスプリッタ面 608-2 で反射されて、直

接通過してきた第1の光源部の各ビームに近接させて射出する。近接された複数のビームはポリゴンミラーで一度に走査され、感光体上に各々ビームスポットを結像する。アパーチャ615は同様に光学ハウジングに支持される。実施例では各半導体レーザアレイからの光ビームはほぼ重なっているため共通のスリット615を設けている。フランジ部材607はホルダ部材609に保持され、光学ハウジングへは上記実施例と同様、取付壁610に設けた基準穴610-1にホルダ部材の円筒部609-1をかん合し、ユニット全体を回転することで、各々のビームスポットの配列の傾きを補正できるようにしている。

【0069】

図51は、図52に示すような4個の発光源（4チャンネル）を持つ半導体レーザアレイ801を用いた場合のマルチビーム走査装置光源ユニットの構成例を示す。構成は、先の図48、図49と同様であるので、ここでは説明を省略する。

【0070】

図53に、これまで説明してきた光走査装置及び画像形成装置を、複数の感光体を有する多色対応の画像形成装置であるタンデムカラー機に適用した実施例を示す。ただし、図53では本発明に関する副走査断面の構成例のみを示している。図53中、901はポリゴンミラー、902は走査レンズ1、903、904は折返しミラー、905は走査レンズ2、906は折返しレンズ、907は半透明部材、908は感光体、909は検出器である。他の光学系も同様である。また、910は中間転写ベルトである。

【0071】

図53では、ポリゴンミラー901を2段として走査光学系を上下に配備し、さらに走査光学系を偏向手段を中心とし、対向させて配備することにより、4つの被走査面に対応させた各走査光学系を配備している。このとき、有効画角の外の両側に配備されたミラーによりビームを各検出器に導光する。また、中間転写レベル910上に計測用のパターン像を形成し、各走査光学系毎に複数個配備されたセンサを用いて各色毎のドット位置を計測する。このとき、これまで説明したような補正を行うことにより高精度かつ経時変化に対応したドット位置補正が

可能になる。

【0072】

タンデムカラー機はシアン、マゼンダ、イエロー、ブラックの各色に対応した別々の感光体が必要であり、光走査光学系はそれぞれの感光体に対応して、別の光路を経て潜像を形成する。したがって、各感光体上で発生する主走査ドット位置ずれは異なる特性を有する場合が多い。そこで、これまで説明したような光走査装置を、タンデムカラー機に展開することにより、主走査ドット位置ずれが良好に補正された高画質な画像を得ることができる。特に画質の面では各ステーション間の色ずれを効果的に低減した、色再現性の良い画像が得られる。

【0073】

例えばタンデムカラー機において、ステーション間の色ズレが数 $10\ \mu\text{m}$ 程度発生している場合、主走査位置ずれ量が $1/8$ ドットを越えた画素クロックにおいて位相シフトをかけ主走査位置ずれの補正を行うことで、 $1200\ \text{dpi}$ であれば $1/8$ ドット相当である約 $2.6\ \mu\text{m}$ ($21.2\ \mu\text{m}/8$) までドット位置ずれ量を低減できる。

【0074】

【発明の効果】

本発明によれば、画像データ生成部とLD変調信号生成部を同一基板もしくは同一ASICに構成し、LD駆動部は、これとは別の基板もしくはASICに構成して半導体レーザ(LD)に近接して配置することにより、数の多い画像データ信号は同一基板もしくは同一ASIC内で高速に転送でき、かつ、LDの高速駆動特性を良好とすることが容易になる。また、LD変調信号を小振幅の差動信号で構成して伝送することにより、動作速度の高速化、EMI特性の向上、LD変調信号の高精度化が実現できる。

【図面の簡単な説明】

【図1】

本発明による半導体レーザ変調駆動装置の基本概念図である。

【図2】

本発明による半導体レーザ変調駆動装置の複数チャネルの構成例である。

【図 3】

従来の半導体レーザ変調駆動装置の構成例である。

【図 4】

従来の L D 変調信号を転送する場合の波形を説明する図である。

【図 5】

小振幅差動 L D 変調信号を転送する場合の波形を説明する図である。

【図 6】

伝送路が長くなった場合の小振幅差動 L D 変調信号の波形を説明する図である。

【図 7】

L V D S 方式による小振幅差動 L D 変調信号の転送方法の構成例である。

【図 8】

本発明による半導体レーザ変調駆動装置の一実施例の構成図である。

【図 9】

図 8 の小振幅差動信号出力部の構成図である。

【図 1 0】

本発明による半導体レーザ変調駆動装置の別の実施例の構成図である。

【図 1 1】

図 1 0 の V L D 生成部の具体的構成例である。

【図 1 2】

本発明による半導体レーザ変調駆動装置の更に別の実施例の構成図である。

【図 1 3】

図 1 2 の一部構成の詳細構成例である。

【図 1 4】

小振幅差動信号の生成方法の具体的構成例である。

【図 1 5】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 1 6】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 1 7】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 1 8】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 1 9】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 0】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 1】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 2】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 3】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 4】

小振幅差動信号の生成方法の別の具体的構成例である。

【図 2 5】

ハイ電位生成方法の具体的構成例である。

【図 2 6】

ロー電位生成方法の具体的構成例である。

【図 2 7】

ハイ電位生成方法の別の具体的構成例である。

【図 2 8】

ロー電位生成方法の別の具体的構成例である。

【図 2 9】

ハイ電位／ロー電位生成方法の具体的構成例である。

【図 3 0】

小振幅差動信号の生成方法の更に別の具体的構成例である。

【図 3 1】

小振幅差動信号の生成方法の更に別の具体的構成例である。

【図 3 2】

小振幅差動信号出力を抵抗で終端させた構成例である。

【図 3 3】

小振幅差動信号の生成方法の更に別の具体的構成例である。

【図 3 4】

電流源の具体的構成例である。

【図 3 5】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの概念図である。

【図 3 6】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの構成例である。

【図 3 7】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの別の構成例である。

【図 3 8】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの別の構成例である。

【図 3 9】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの別の構成例である。

【図 4 0】

小振幅差動信号出力部と小振幅差動信号入力部とのインターフェイスの別の構成例である。

【図 4 1】

小振幅差動信号入力部と L D 駆動部の具体的構成例である。

【図 4 2】

小振幅差動信号入力部と L D 駆動部の別の具体的構成例である。

【図 4 3】

小振幅差動信号入力部と LD 駆動部の別の具体的構成例である。

【図 4 4】

小振幅差動信号入力部と LD 駆動部の別の具体的構成例である。

【図 4 5】

本発明による半導体レーザ変調駆動装置を適用したシングルビーム走査画像形成装置の一実施例の全体構成図である。

【図 4 6】

同じくマルチビーム走査画像形成装置におけるマルチビーム走査装置の全体的構成図である。

【図 4 7】

2 チャンネル半導体レーザアレイの構成図である。

【図 4 8】

マルチビーム走査装置の光源ユニットの分解構成図である。

【図 4 9】

マルチビーム走査装置の別の光源ユニットの分解構成図である。

【図 5 0】

図 4 8 及び図 4 9 の光源ユニットにおけるビームスポット配列を示す図である。

。

【図 5 1】

マルチビーム走査装置の更に別の光源ユニットの分解構成図である。

【図 5 2】

4 チャンネル半導体レーザアレイの構成図である。

【図 5 3】

タンデムカラー機の主要部の構成例を示す図である。

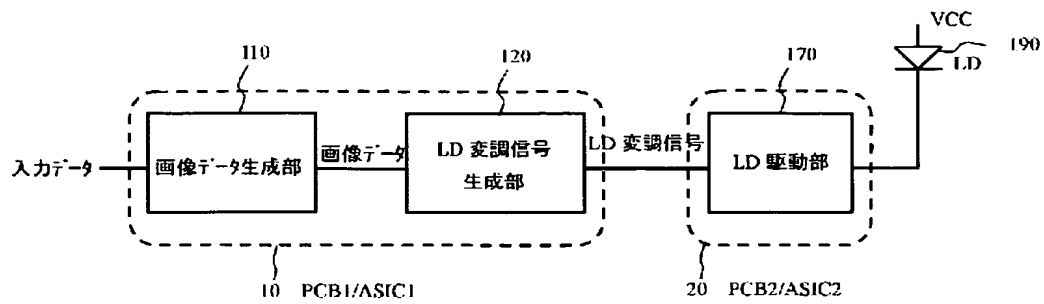
【符号の説明】

- 1 0 P C B 1 / A S I C 1
- 2 0 P C B 2 / A S I C 2
- 1 1 0 画像データ生成部

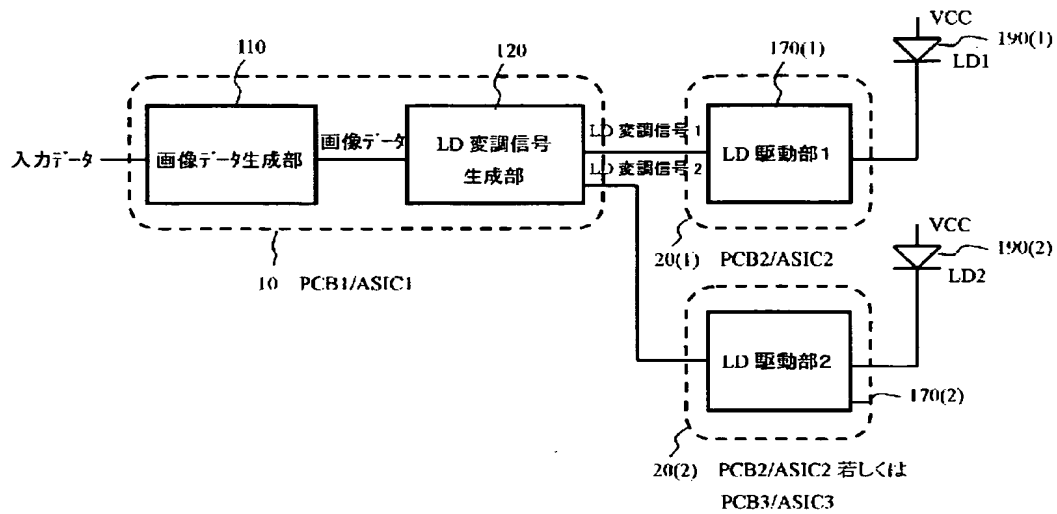
- 1 2 0 L D 変調信号生成部
- 1 3 0 小振幅差動信号出力部
- 1 3 1 正転反転信号生成部
- 1 3 2 小振幅信号出力部
- 1 4 0 高周波クロック生成部
- 1 5 0 画像クロック生成部
- 1 6 0 小振幅差動信号入力部
- 1 7 0 L D 駆動部
- 1 8 0 V L D 生成部
- 1 9 0、2 0 1、3 0 1、3 0 2 半導体レーザ (L B)
- 2 0 0 レーザ走査光学系
- 2 2 0 画像処理ユニット
- 2 2 1 画像データ・書込み制御信号生成部
- 2 2 2 L D 変調信号生成部
- 2 3 0 レーザ駆動ユニット
- 2 3 2 L D 駆動部

【書類名】 図面

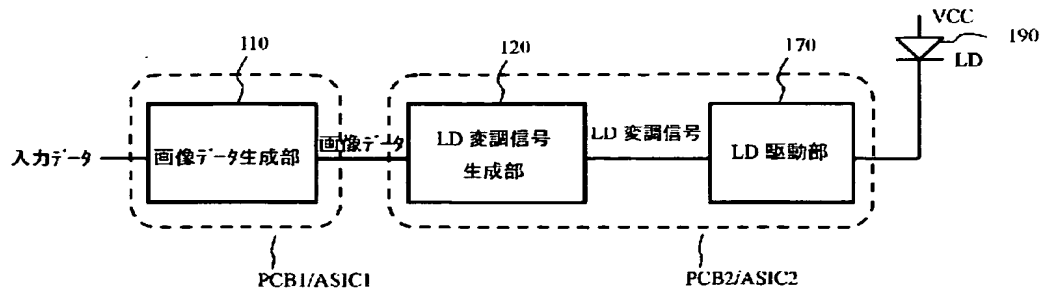
【図 1】



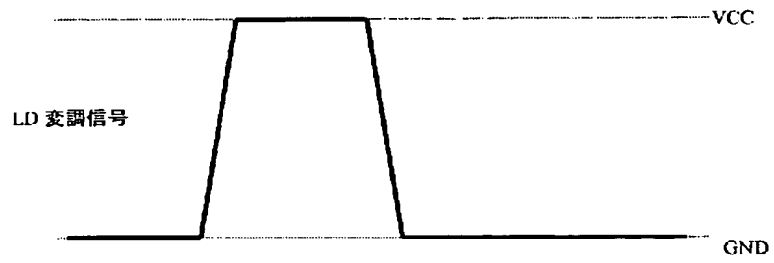
【図 2】



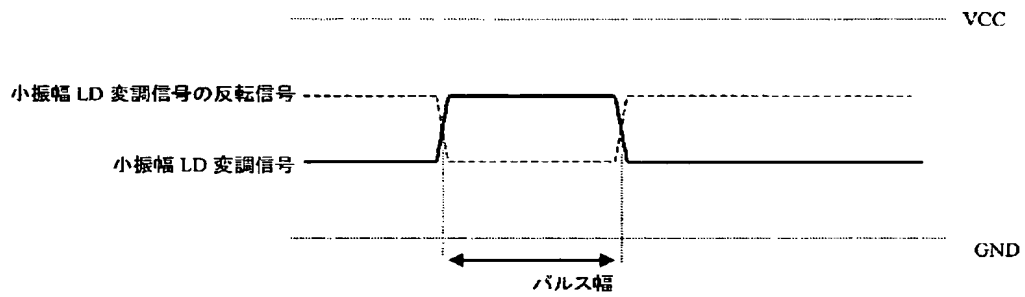
【図 3】



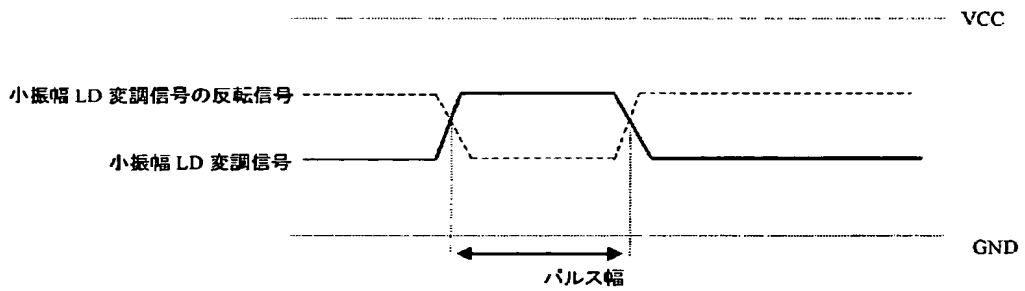
【図 4】



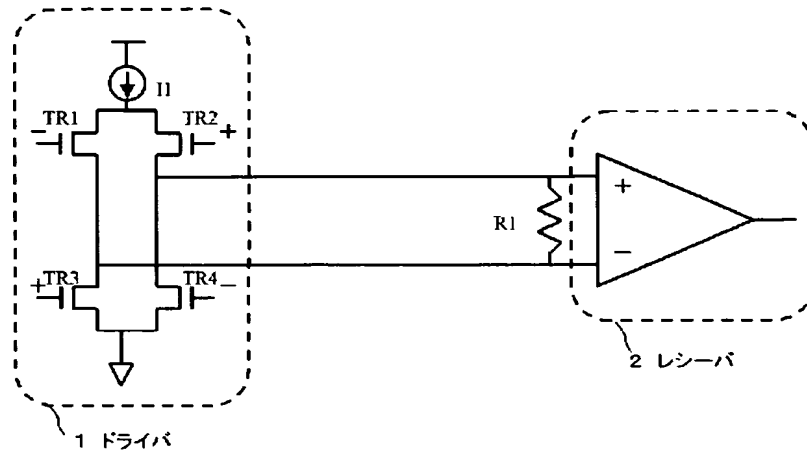
【図 5】



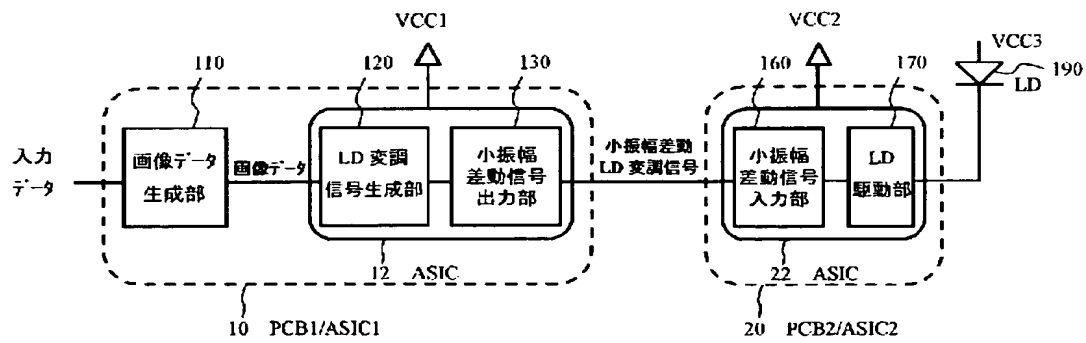
【図 6】



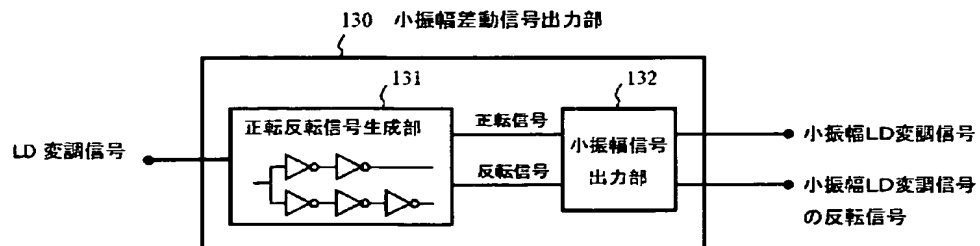
【図 7】



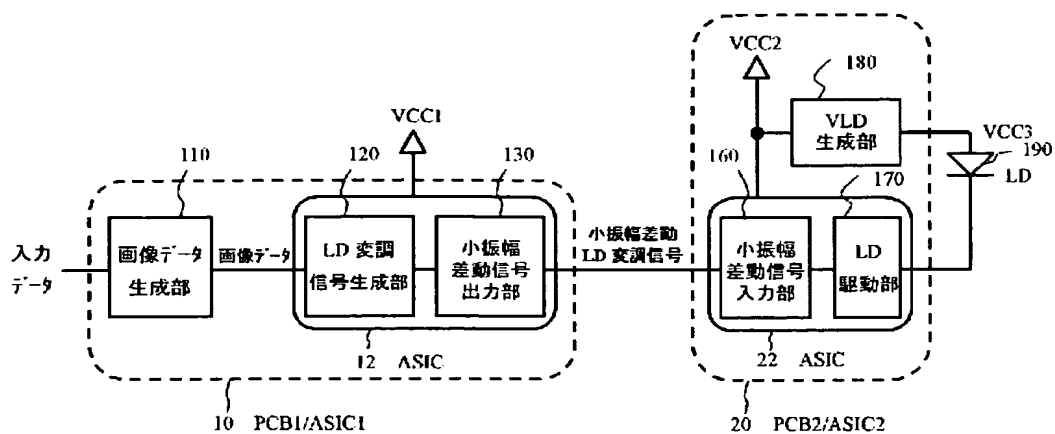
【図 8】



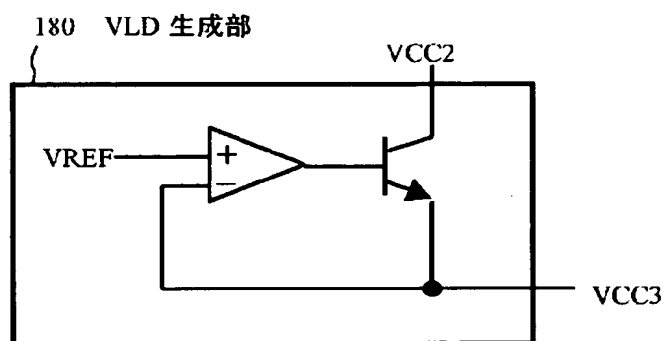
【図 9】



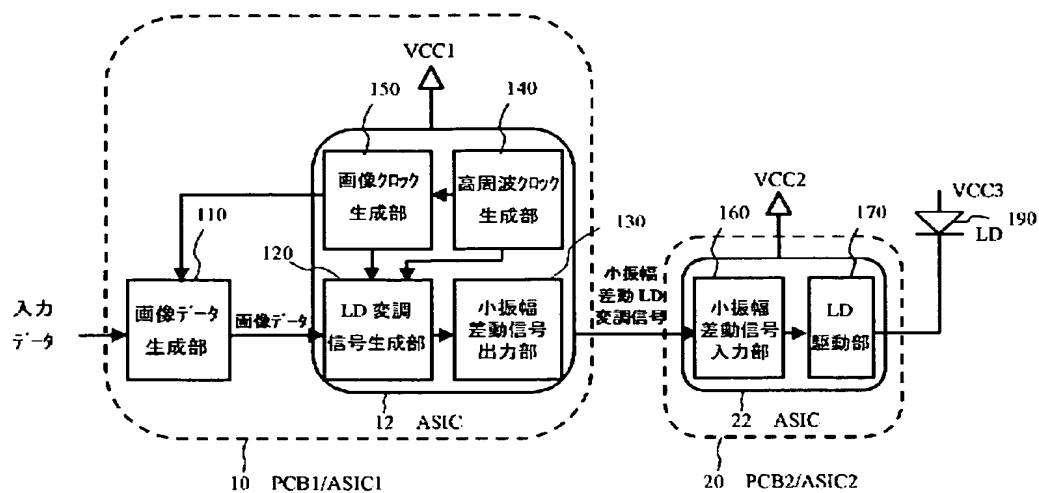
【図 10】



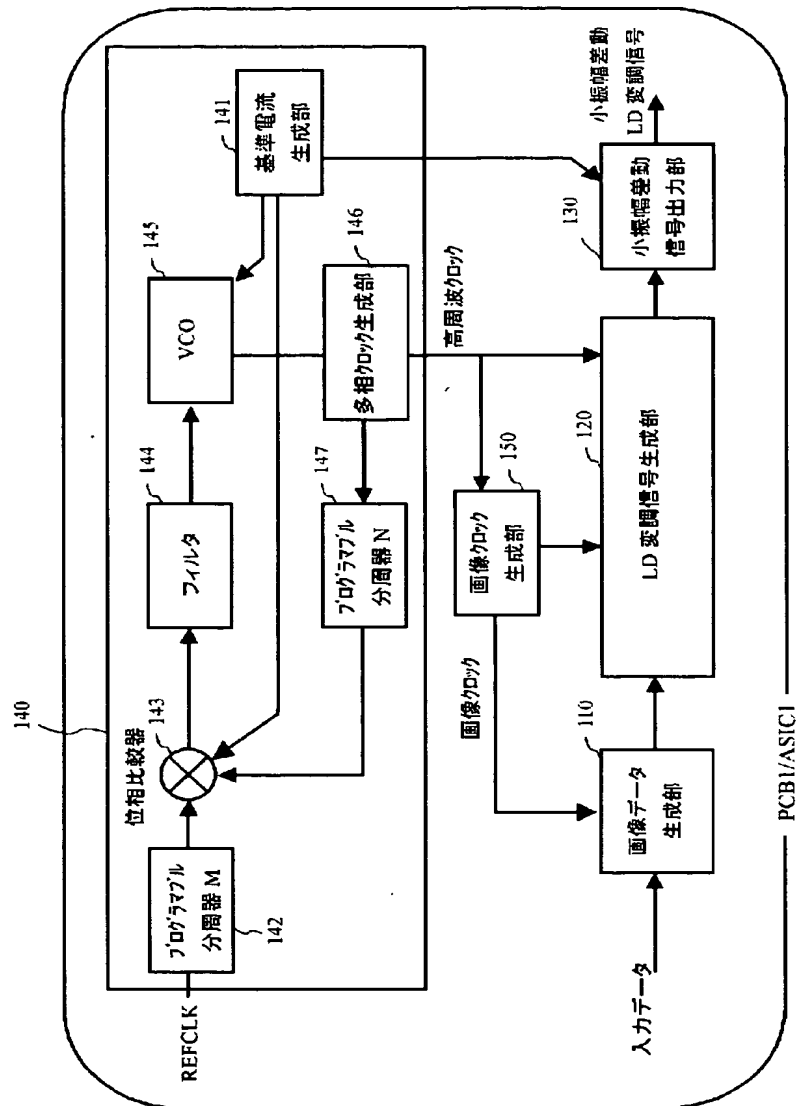
【図 11】



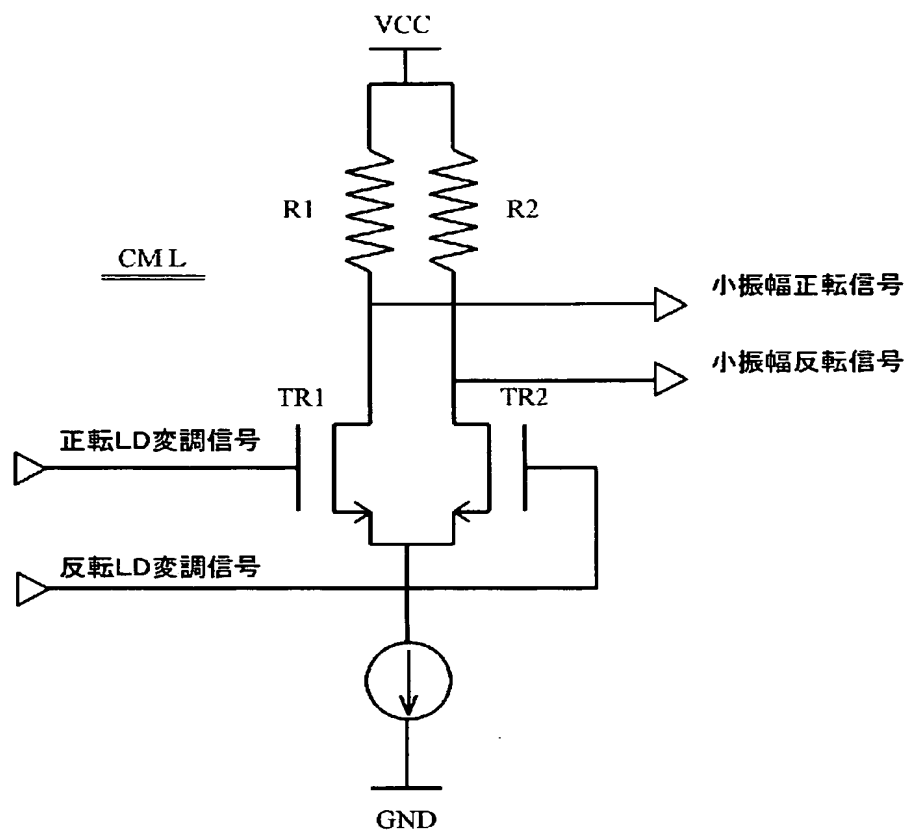
【図 12】



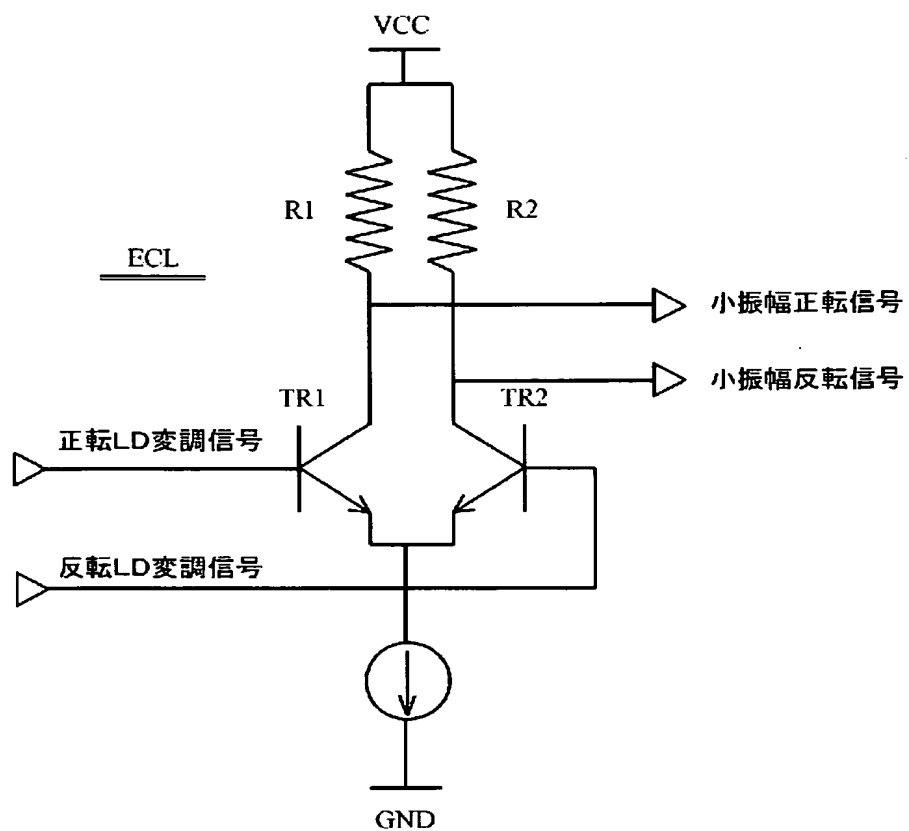
【図 13】



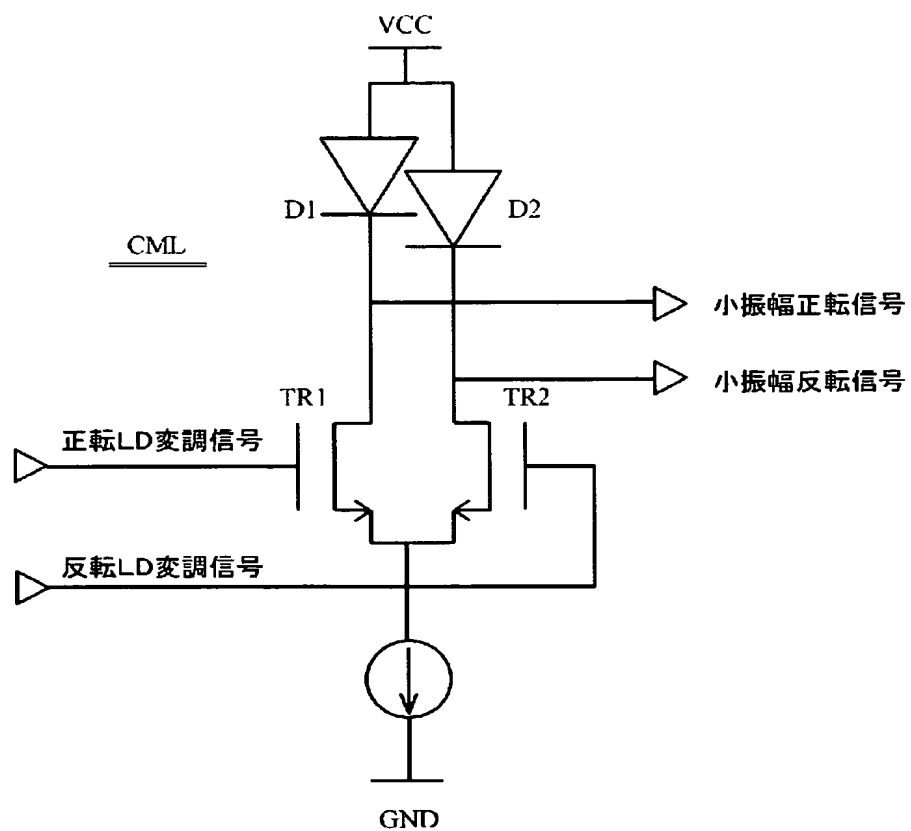
【図 14】



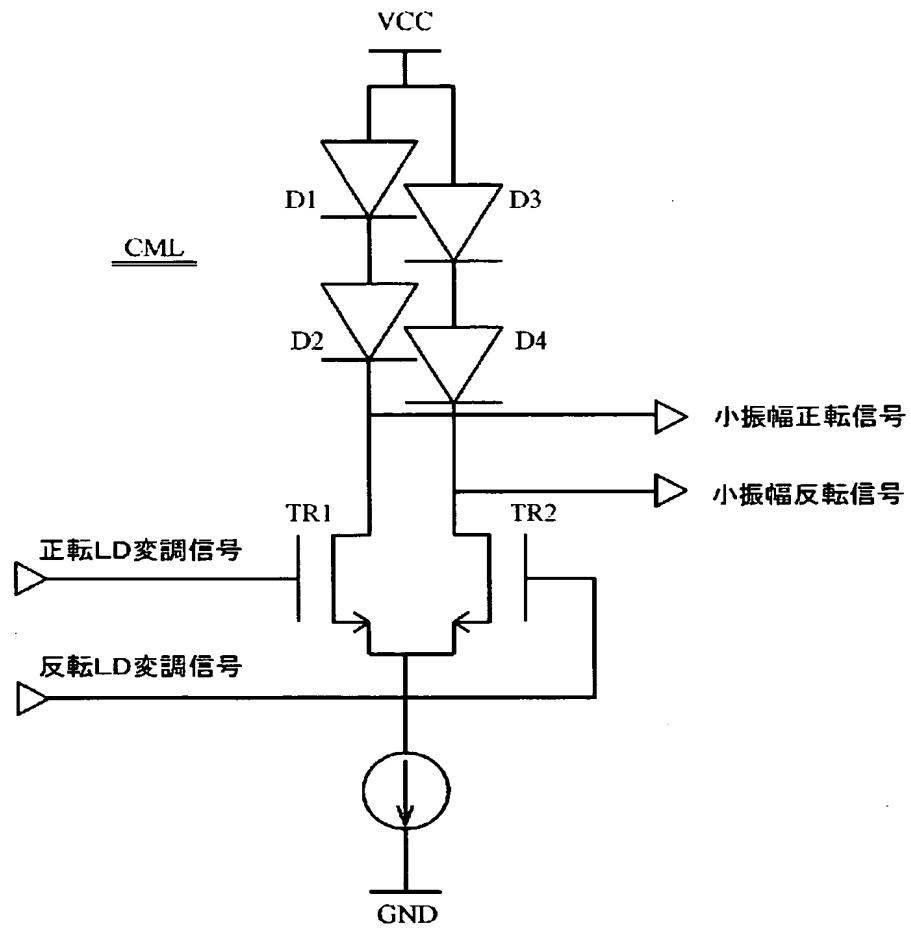
【図 15】



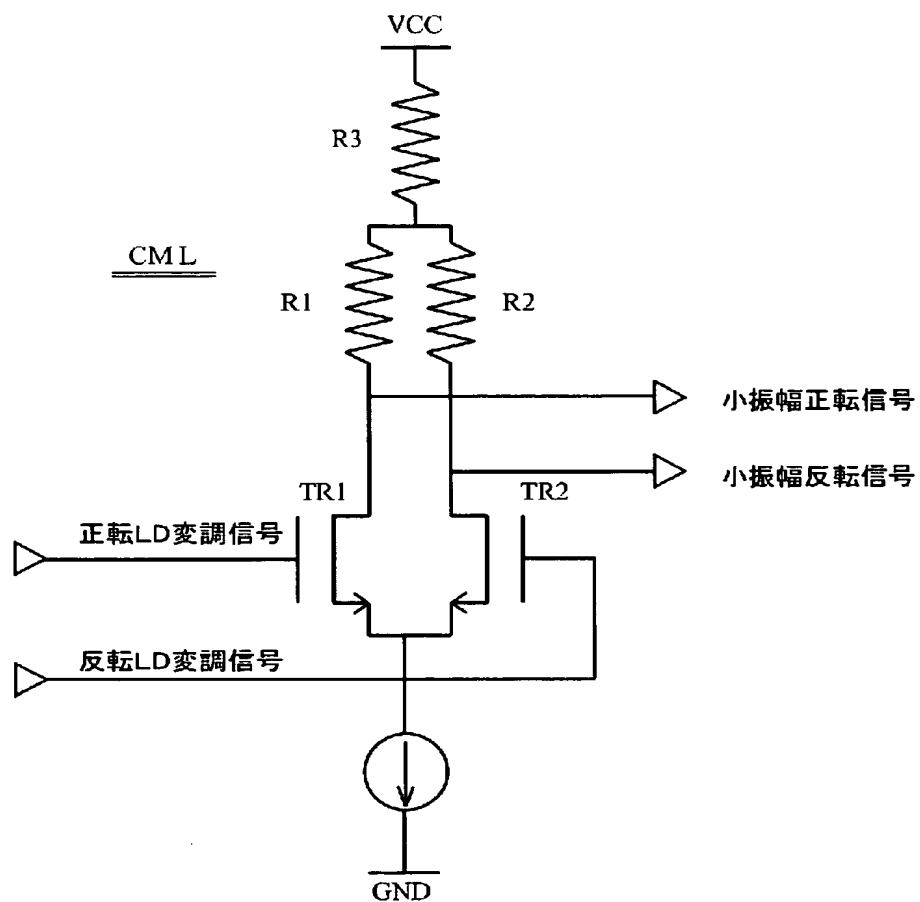
【図 16】



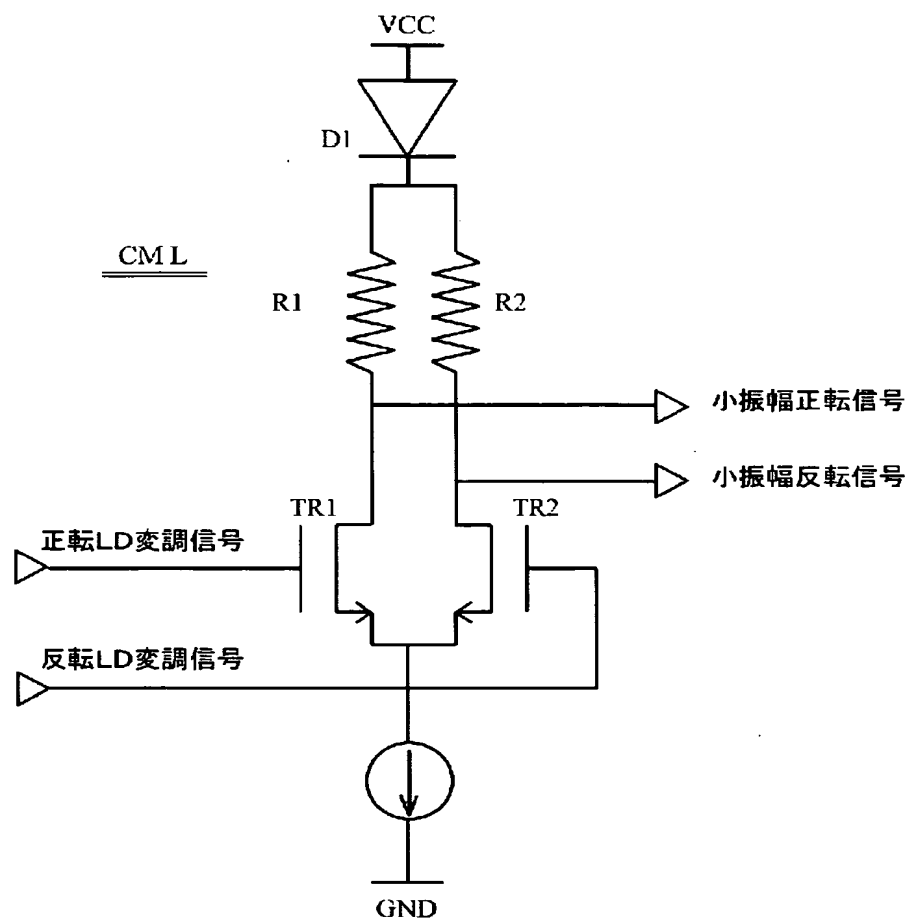
【図 17】



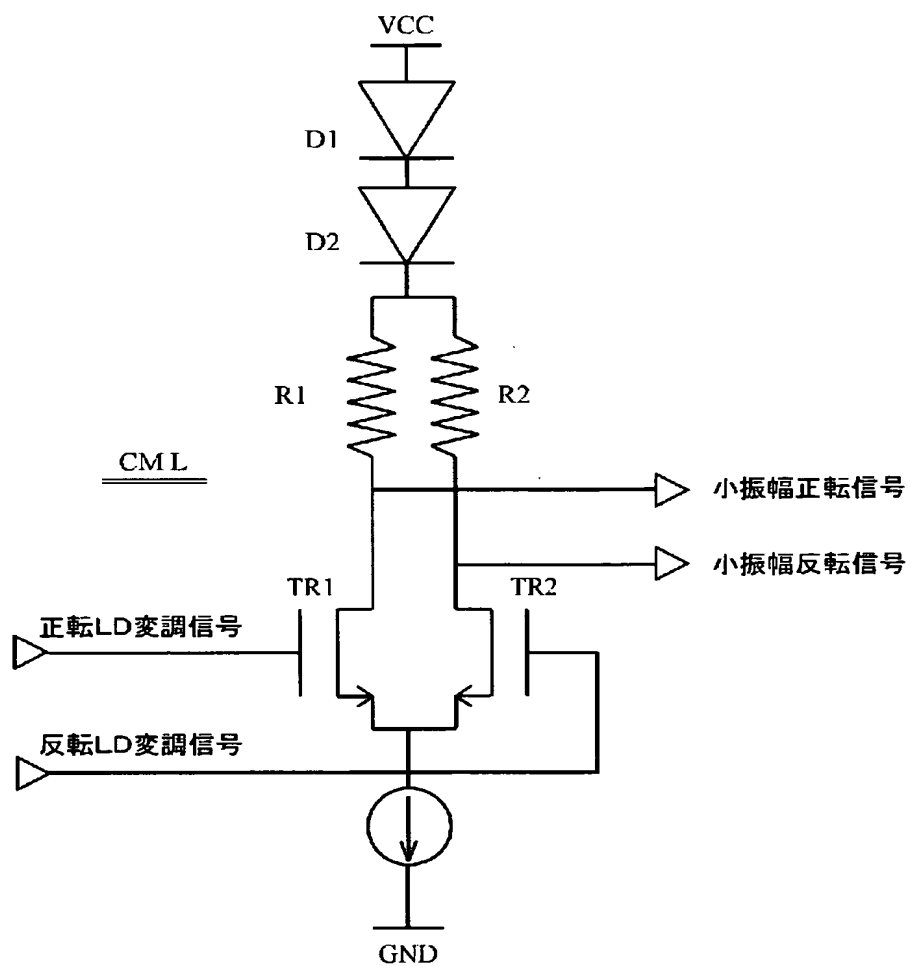
【図 18】



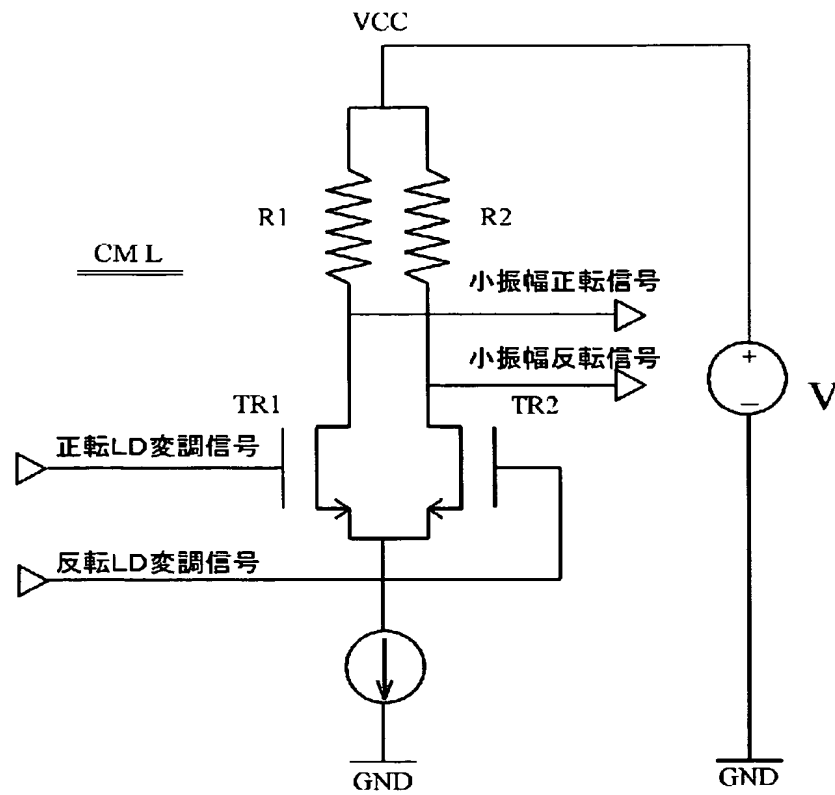
【図 19】



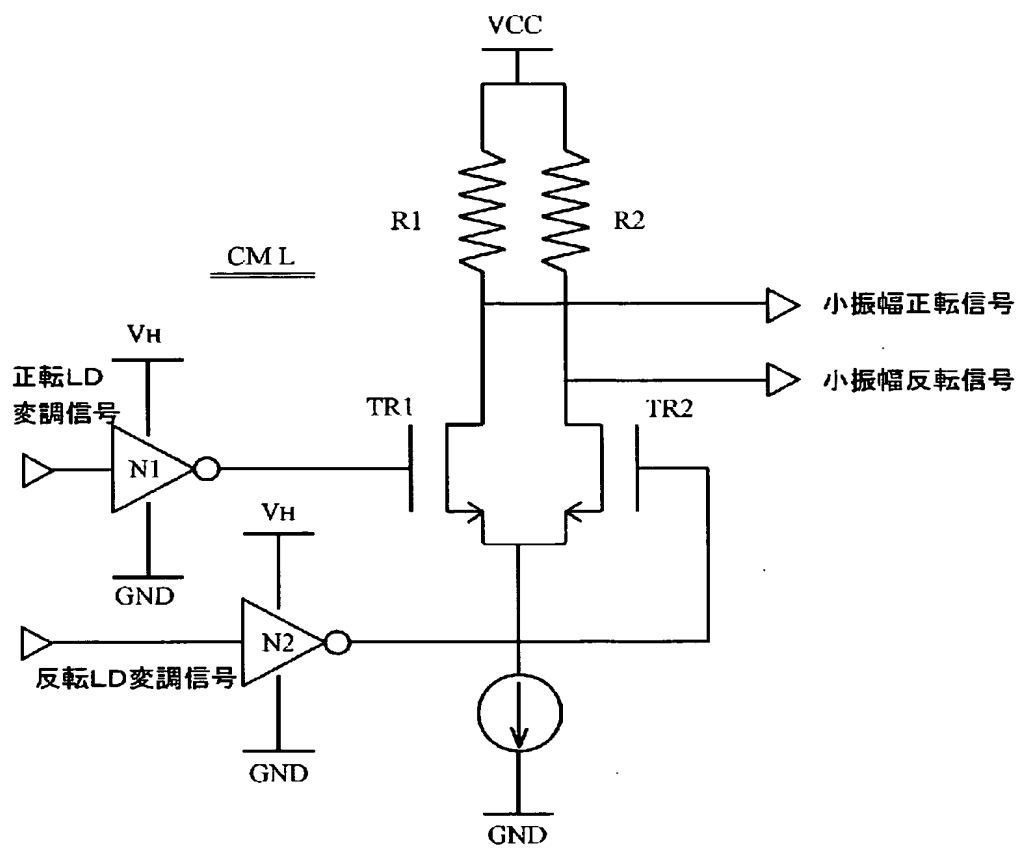
【図 20】



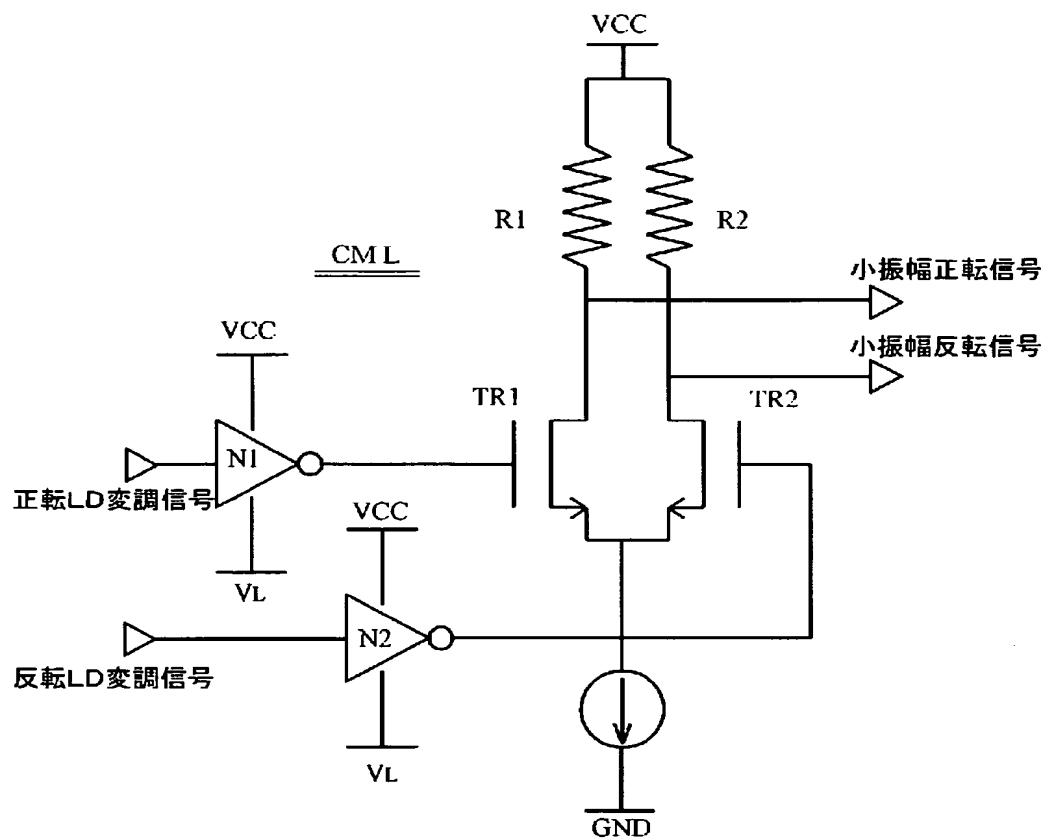
【図 21】



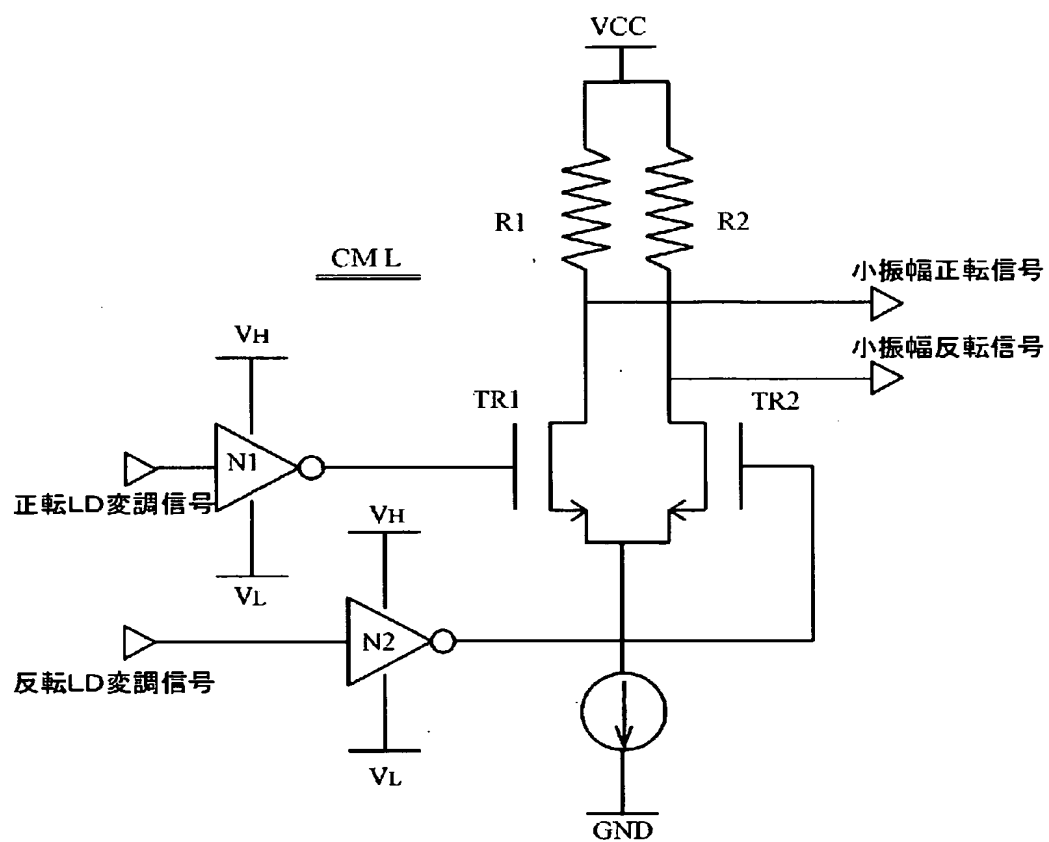
【図 22】



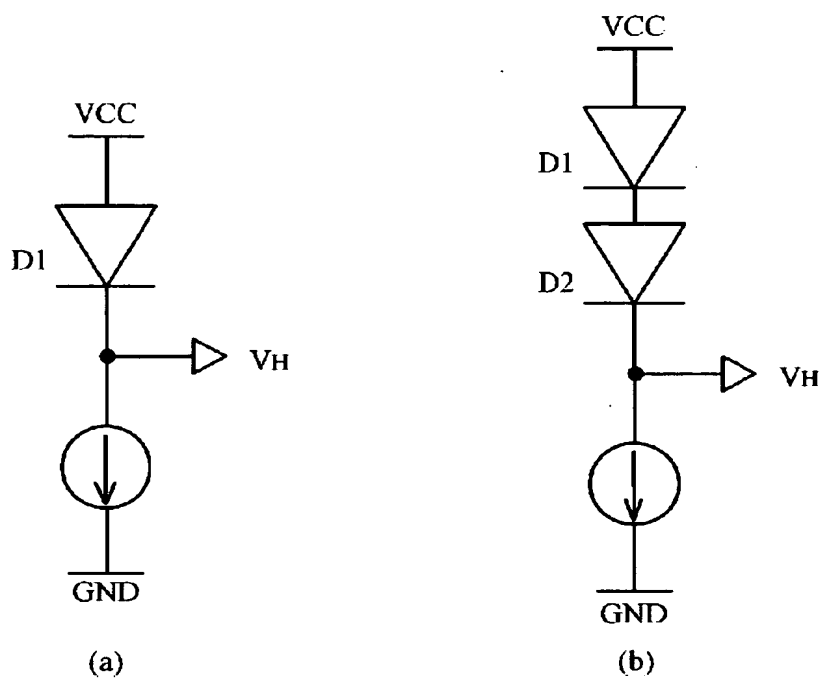
【図 23】



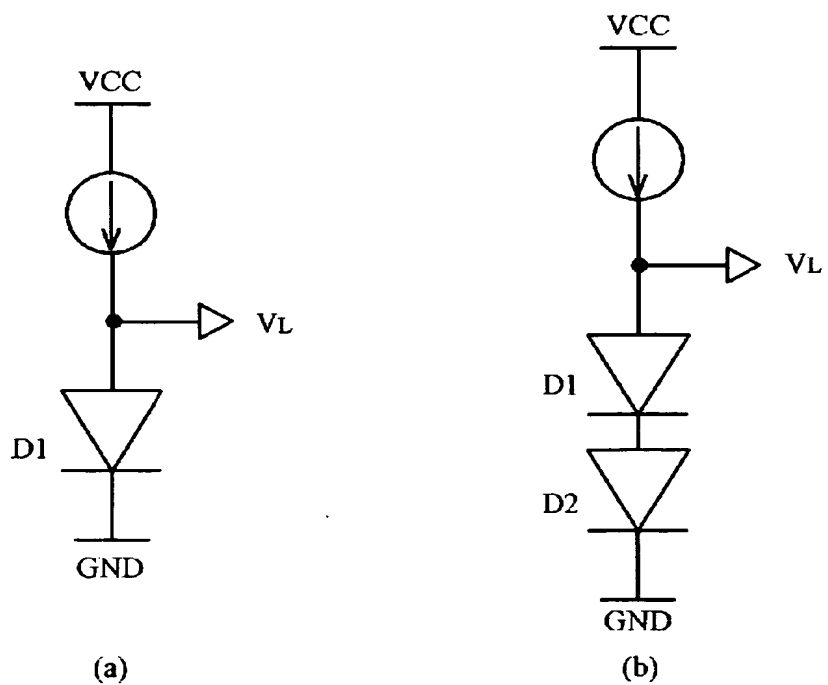
【図 2 4】



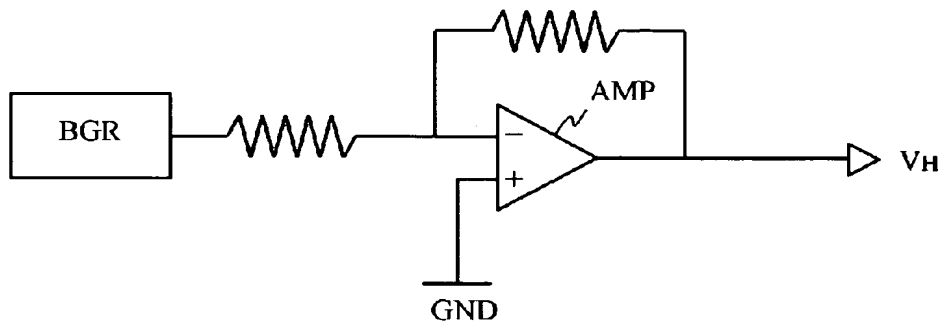
【図 25】



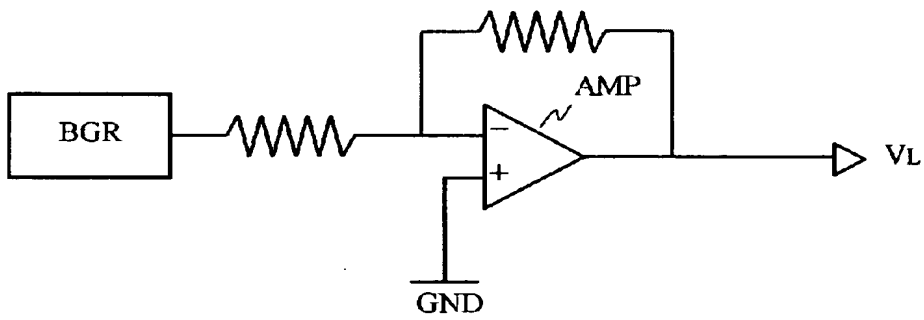
【図 26】



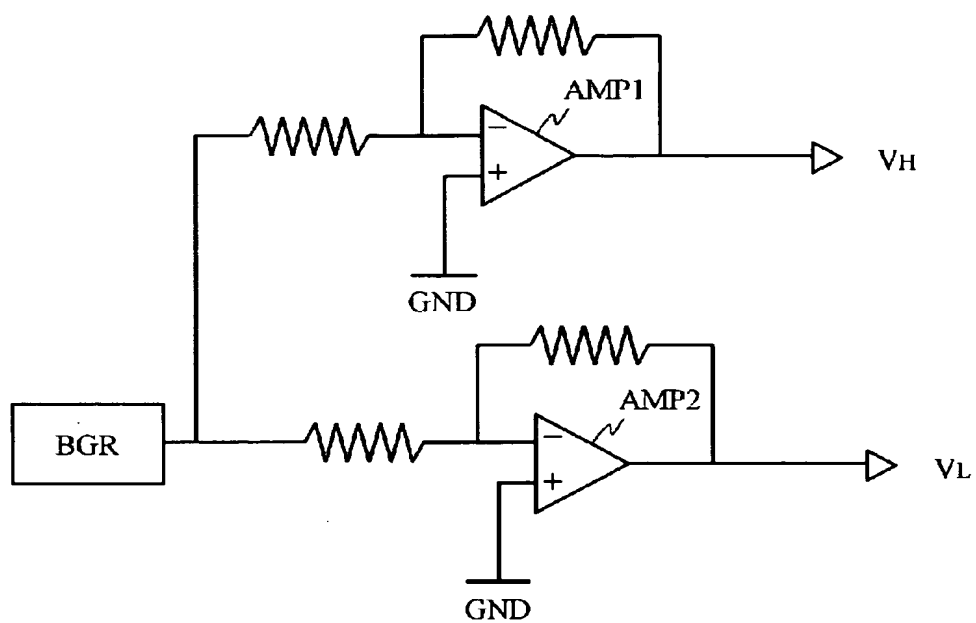
【図 27】



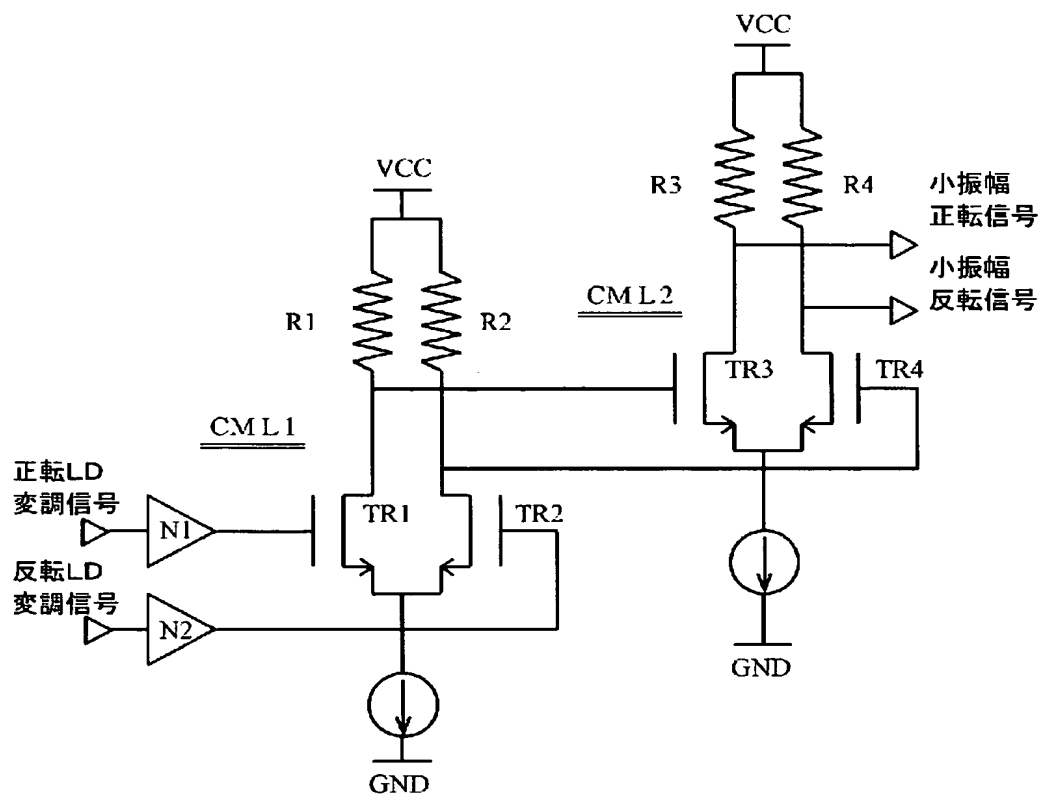
【図 28】



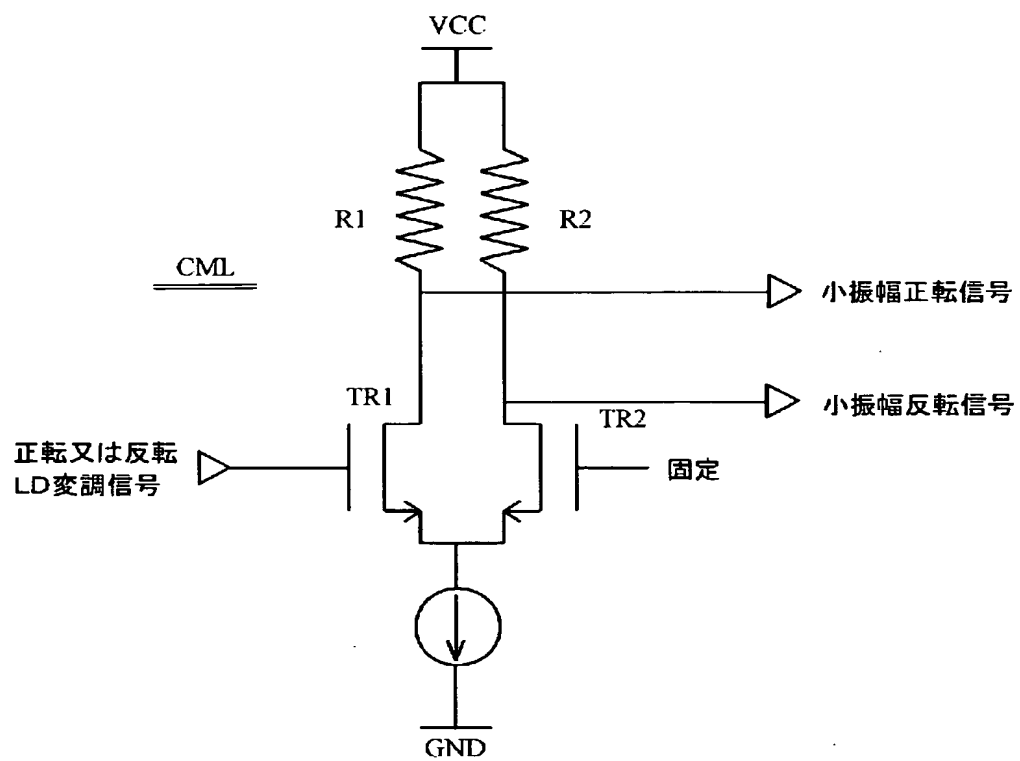
【図 29】



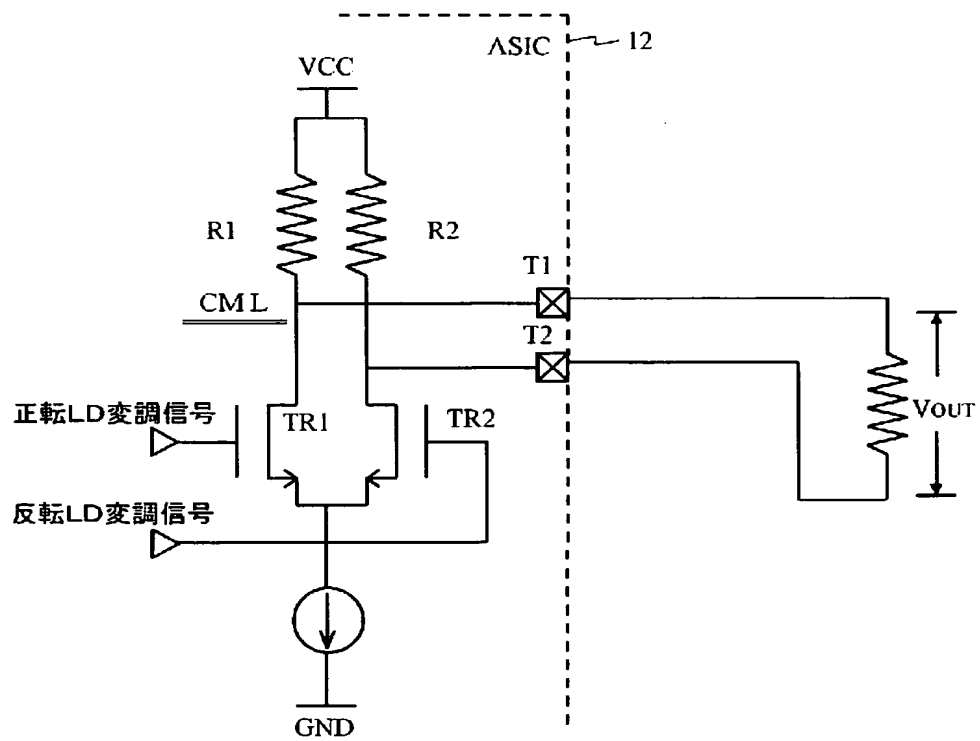
【図 30】



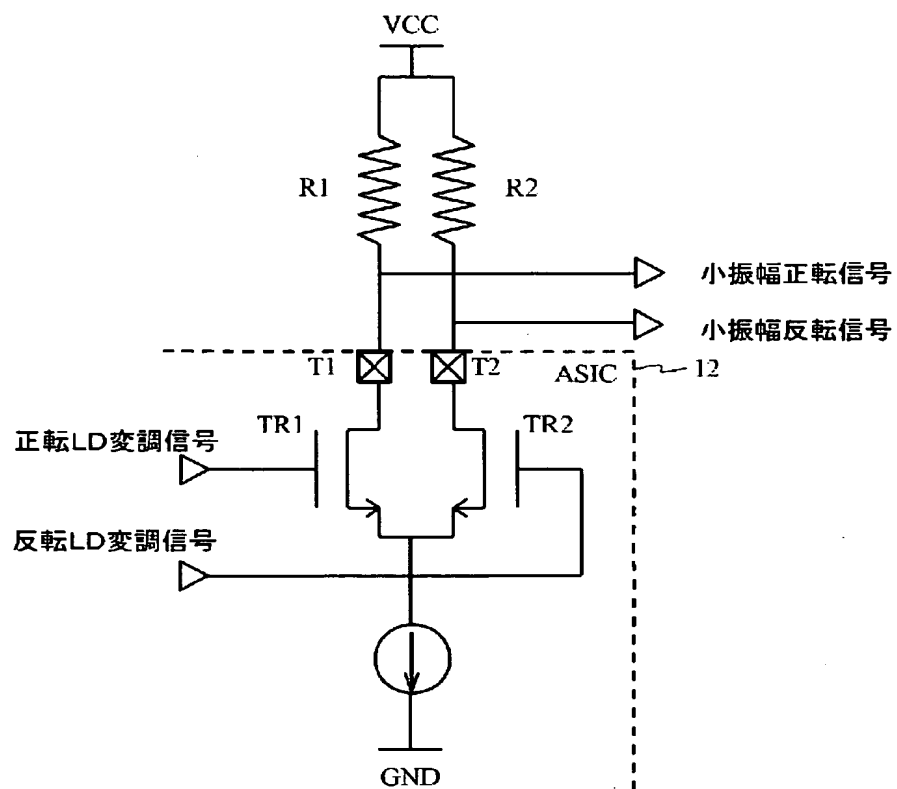
【図 31】



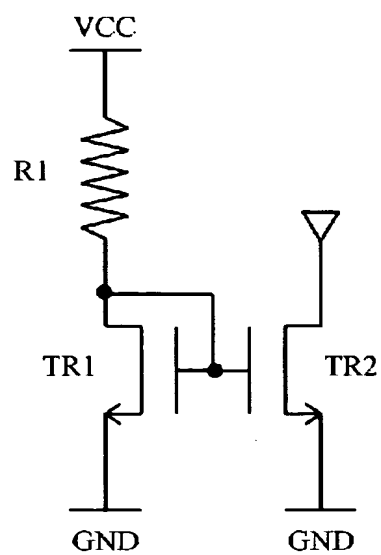
【図 3 2】



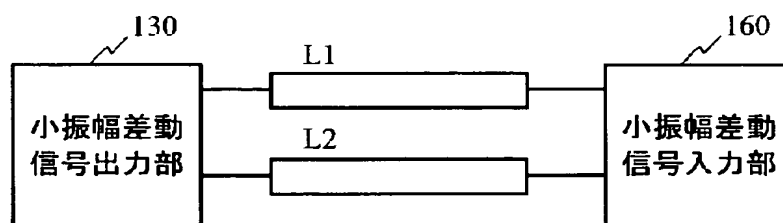
【図 33】



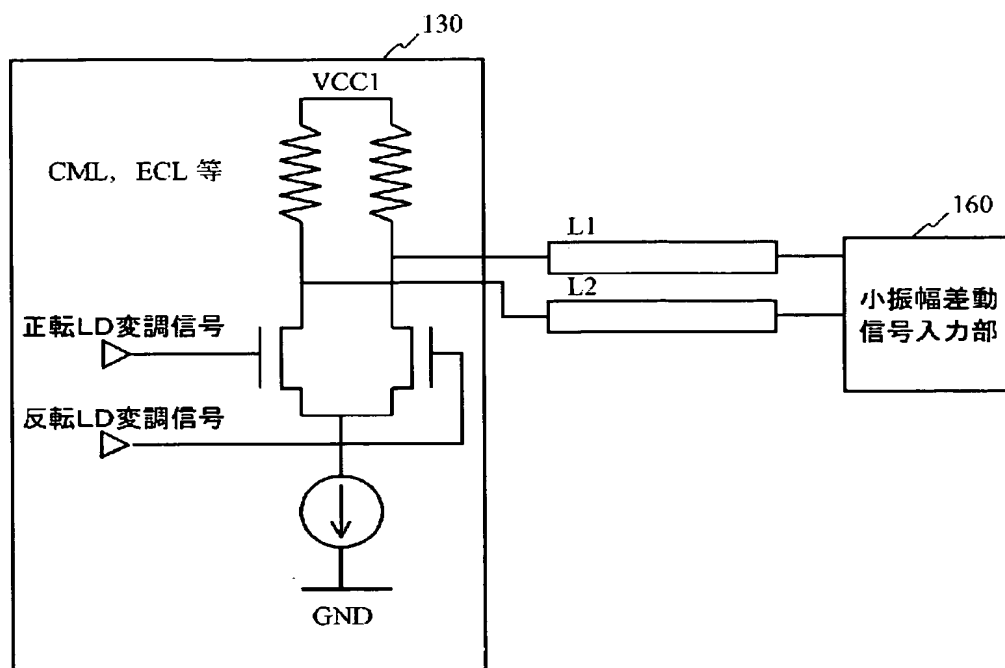
【図 3 4】



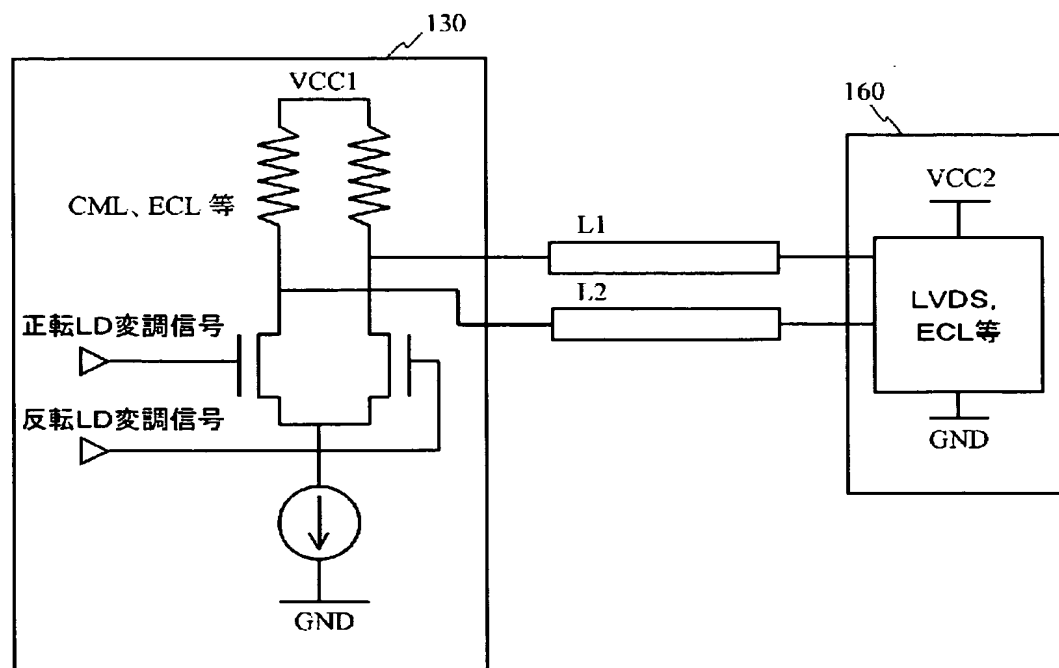
【図 3 5】



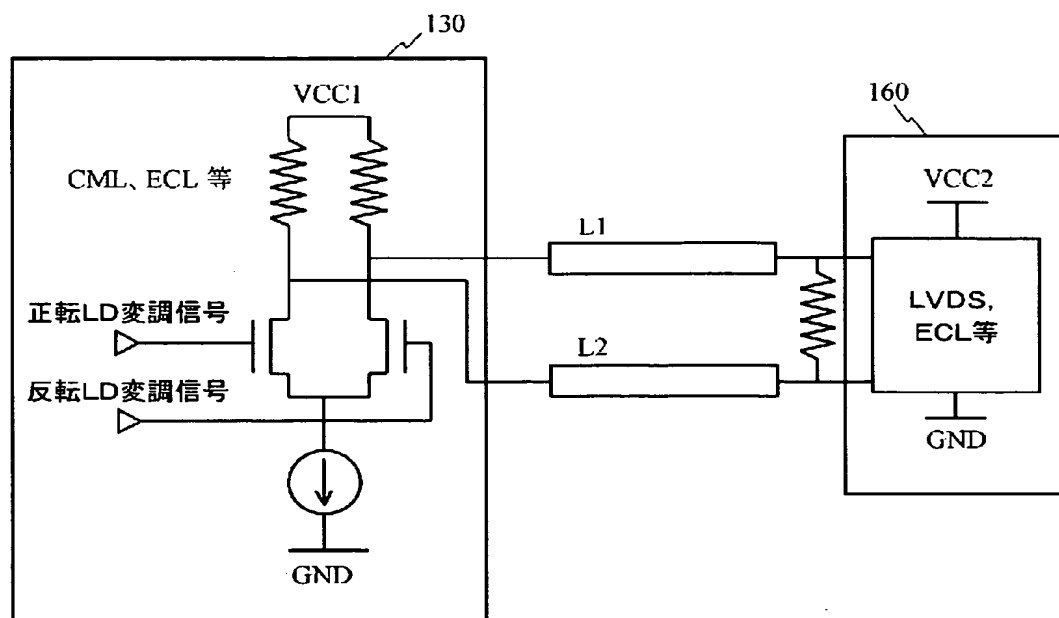
【図 36】



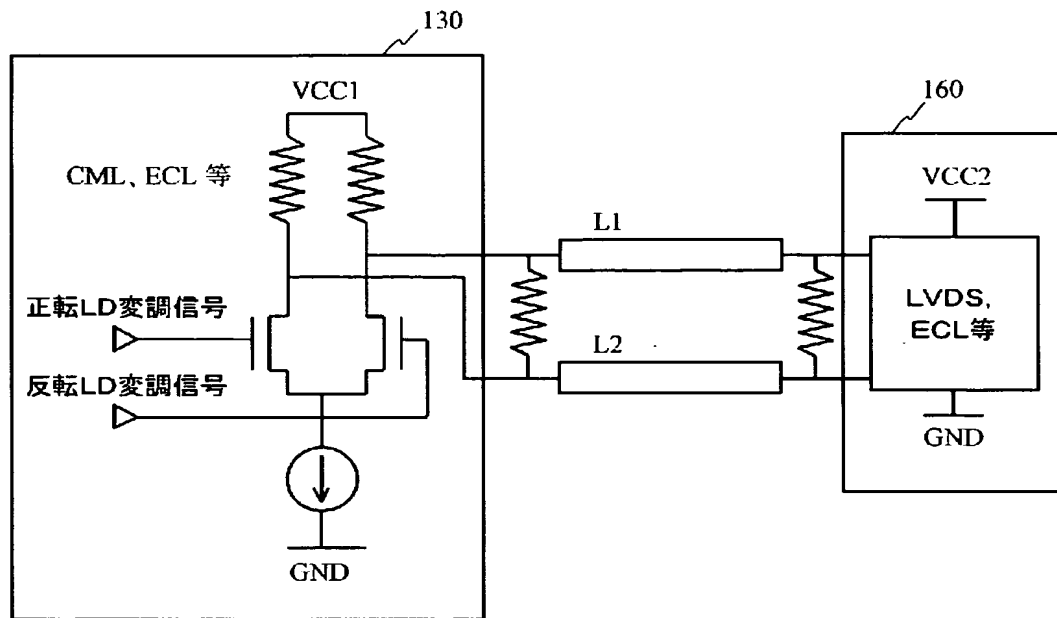
【図 37】



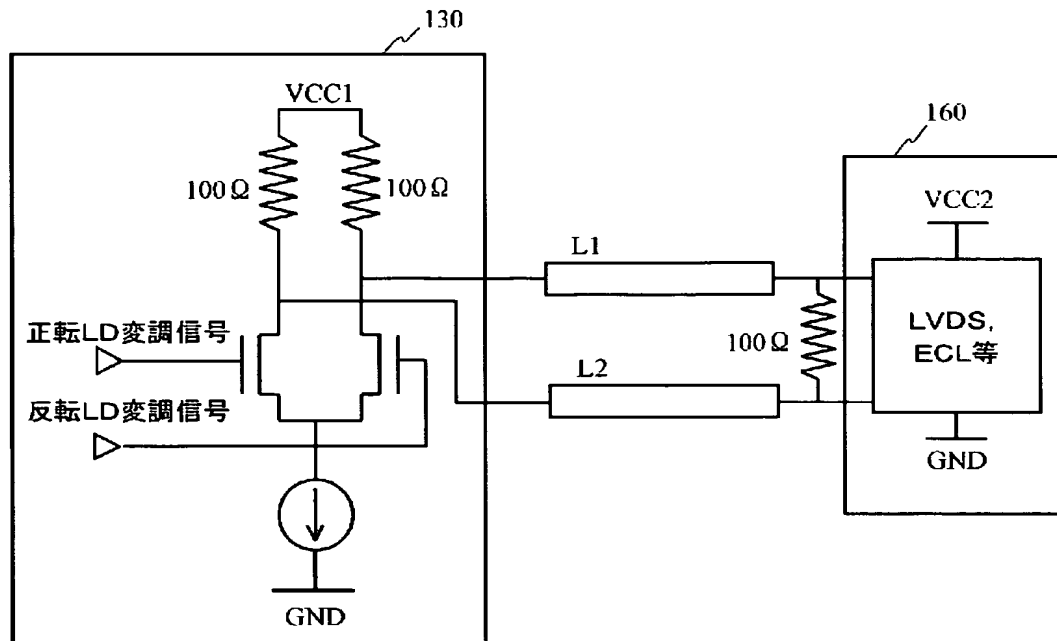
【図 38】



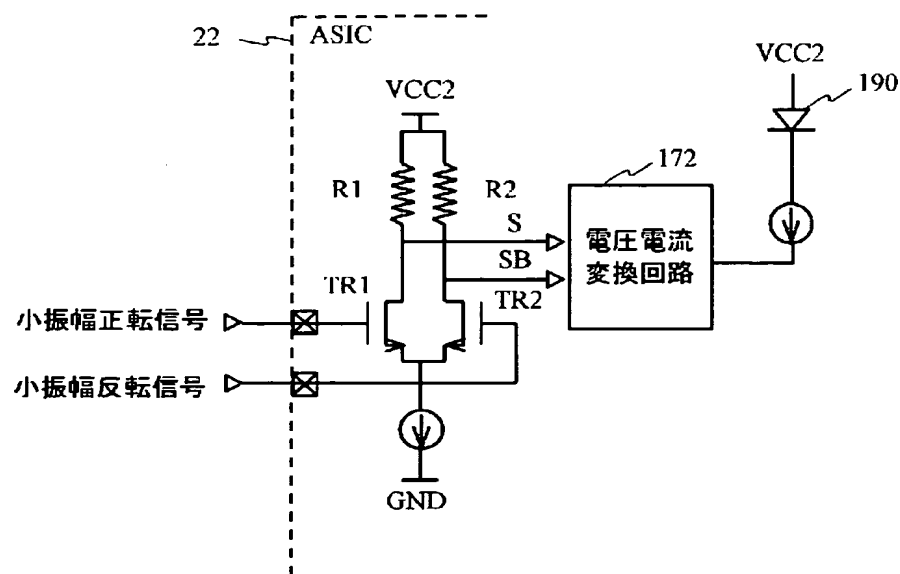
【図 39】



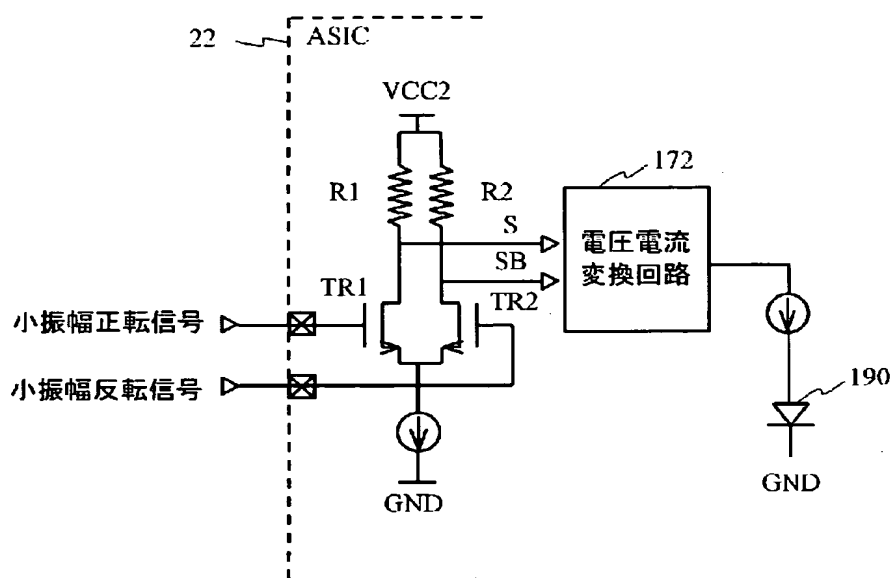
【図 40】



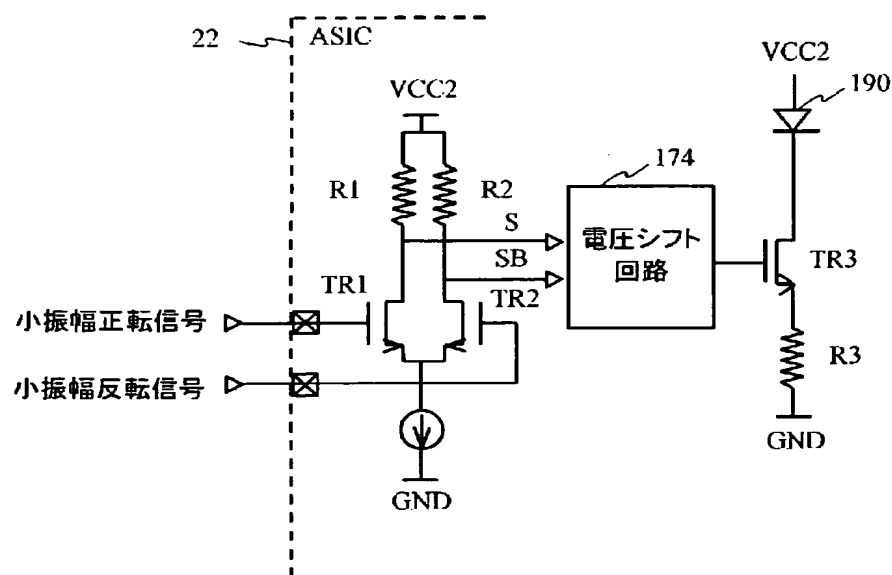
【図 41】



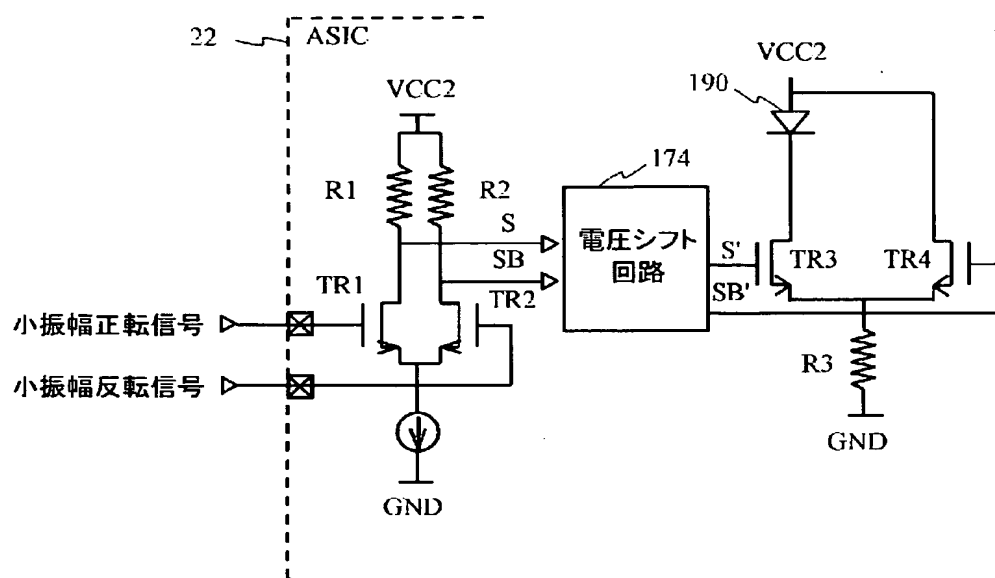
【図 4 2】



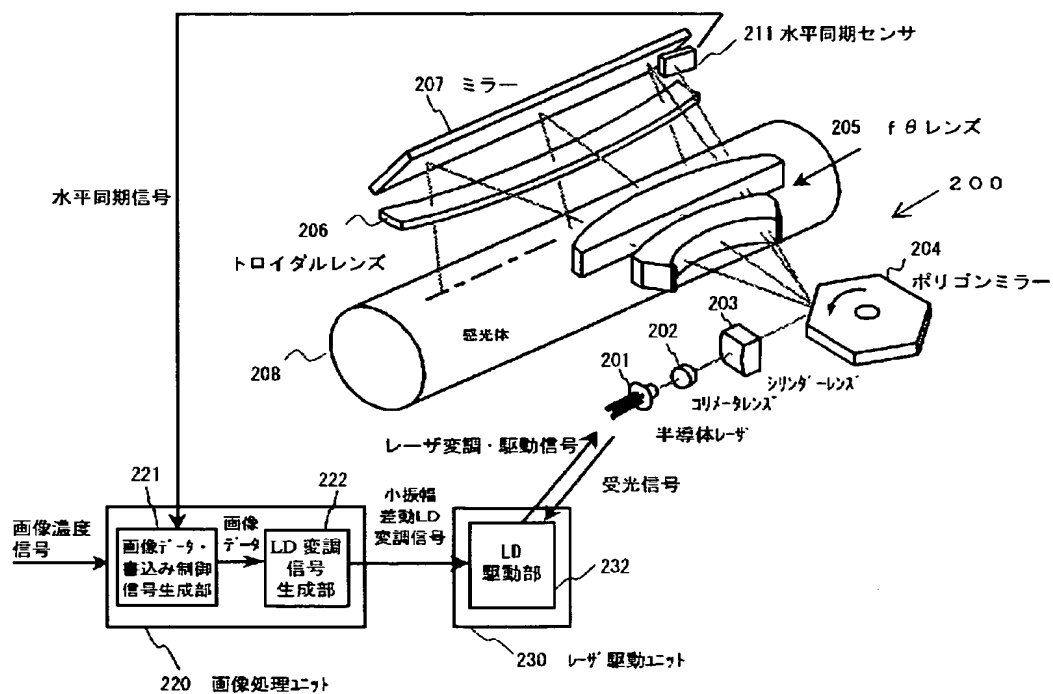
【図 4 3】



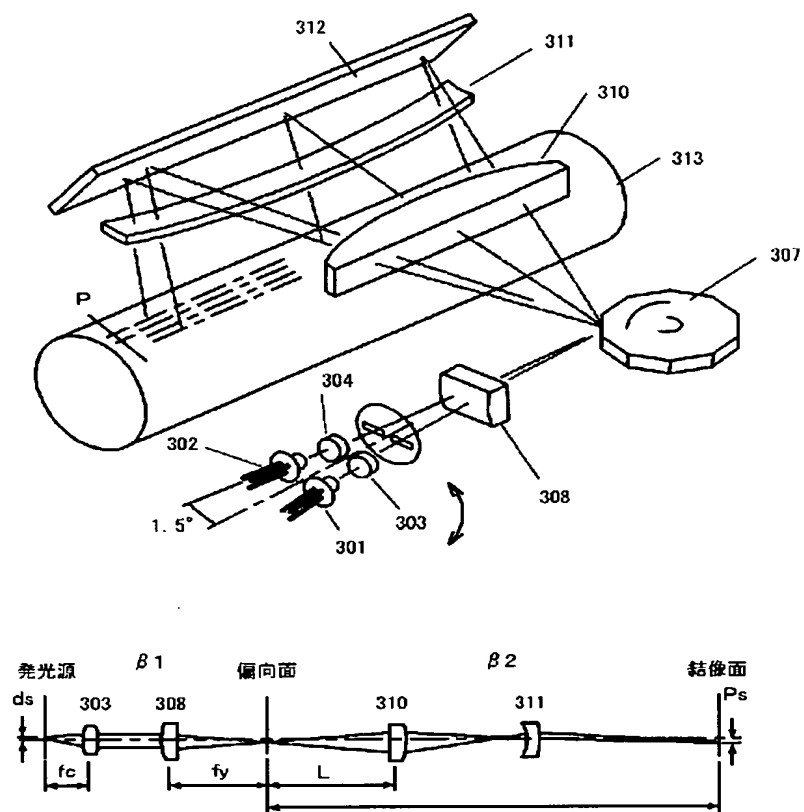
【図 4 4】



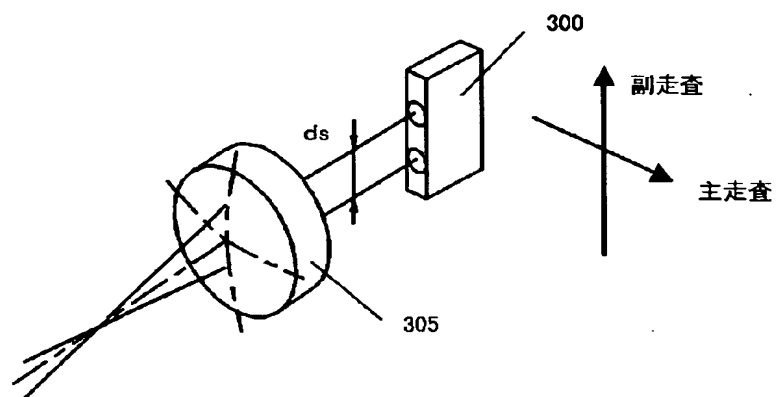
【図 45】



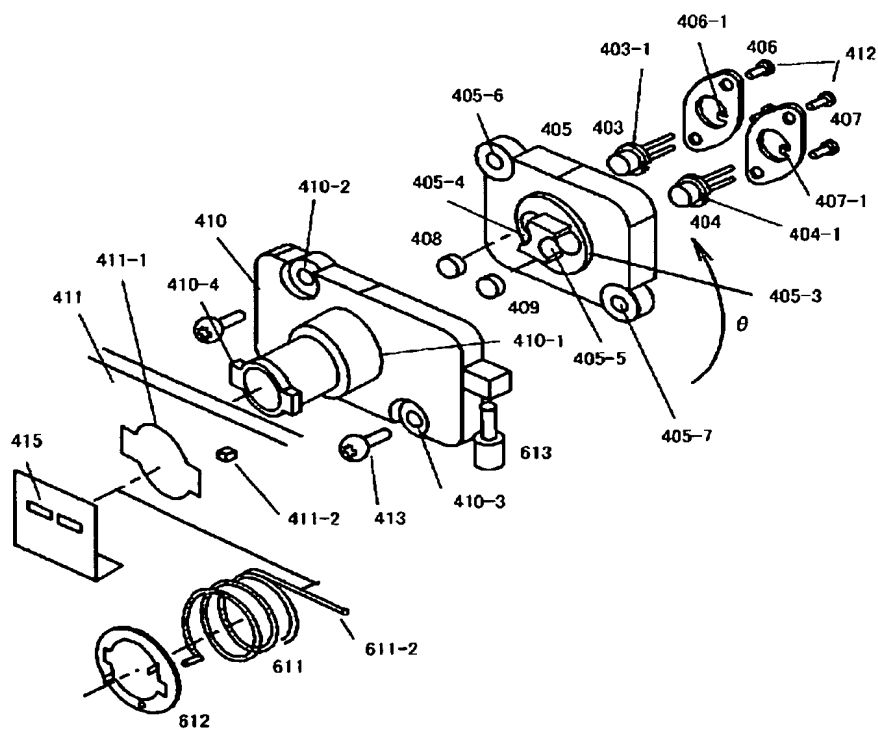
【図 46】



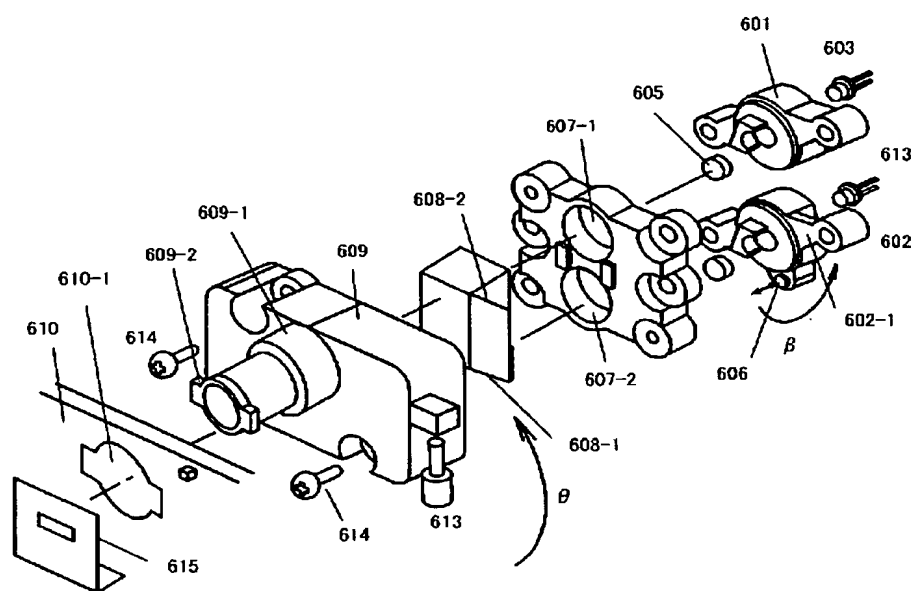
【図 47】



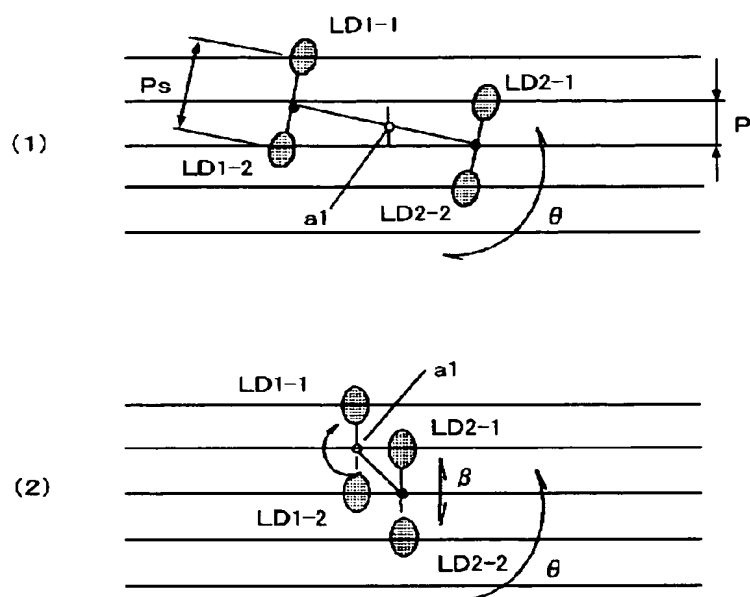
【図 48】



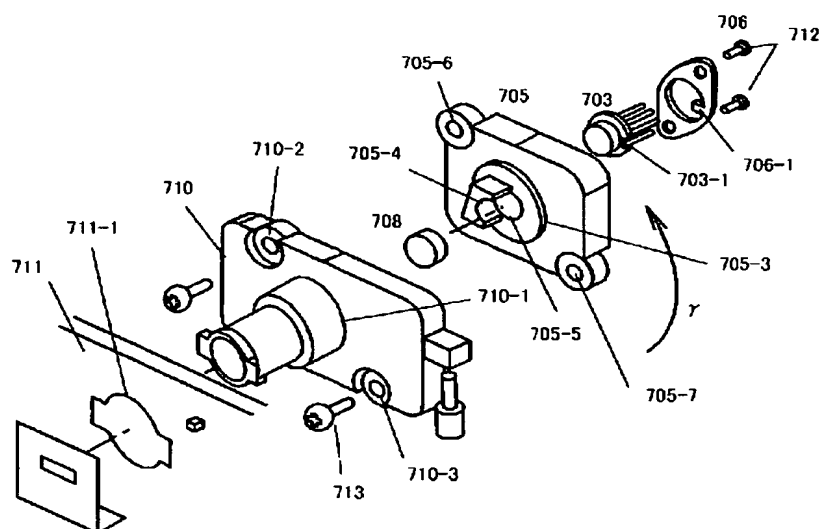
【図 49】



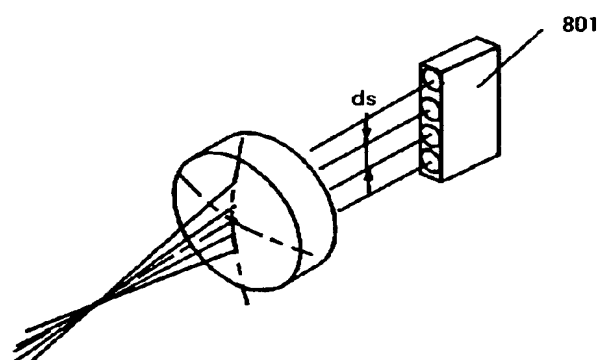
【図 50】



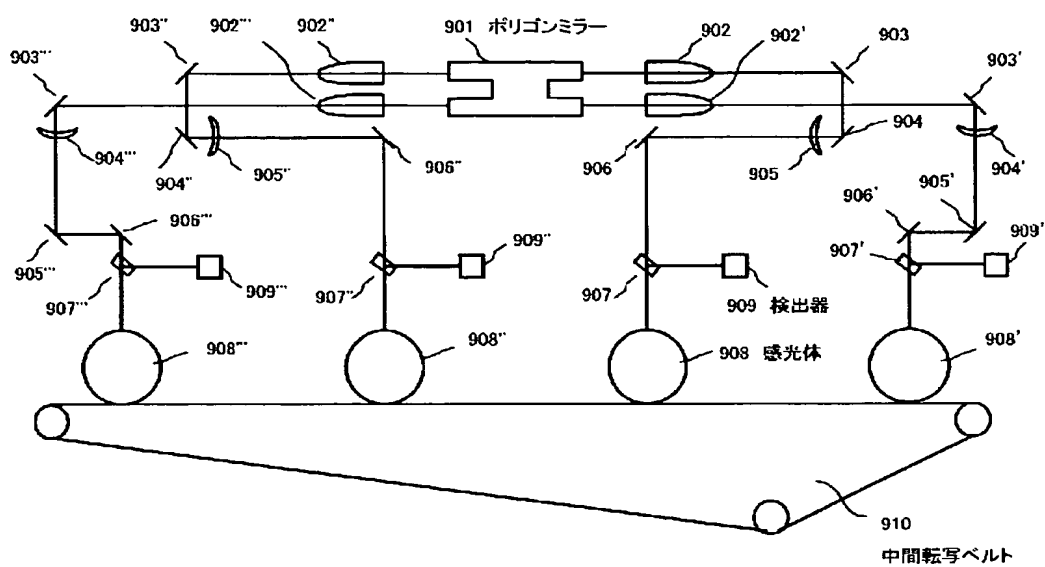
【図 5 1】



【図 5 2】



【図 53】



【書類名】 要約書

【要約】

【課題】 高速LD変調信号の生成、該LD変調信号の高速伝送及び半導体レーザー(LD)の高速駆動を同時に実現する。

【解決手段】 画像データ生成部110とLD変調信号生成部120を同一基板(PCB)もしくは同一ASIC10に構成し、LD駆動部170は、それとは別の基板もしくはASIC20に構成して半導体レーザー(LD)190に近接して配置する。そして、LD変調信号生成部120の出力側に小振幅差動信号出力部130を設け、LD駆動部170の入力側に小振幅差動信号入力部160を設け、LD変調信号を小振幅の差動信号でPCB/ASIC10、20間を伝送する。

【選択図】 図8